



Curriculum vitae Europass



Informații personale

Nume / Prenume

ZAGAN Ionel

Adresa

Str. Universității, Nr.13, 720229, Suceava, România

Web Page

<http://www.eed.usv.ro/~zagan>

Telefon

+40230522978, ext. 656

E-mail

zagan@eed.usv.ro

Naționalitate

Română, Italiană

Data nașterii

12/07/1981

Sex

Masculin

Experiența profesională

Perioada

26/02/2018 – prezent

Funcția sau postul ocupat

Șef lucrări

Activități și responsabilități principale

Cursuri: Structura și Organizarea Calculatoarelor, Arhitectura Sistemelor de Calcul și Protocoale de comunicații

Numele și adresa angajatorului

Universitatea „Ștefan cel Mare” Suceava, Facultatea de Inginerie Electrică și Știința Calculatoarelor, Str. Universității nr.13, 720229, Suceava,

Tipul activității sau sectorul de activitate

Academic

Perioada

31/12/2015 – prezent

Funcția sau postul ocupat

Cercetător științific

Activități și responsabilități principale

Activități de cercetare și dezvoltare de sisteme embedded în timp real, planificatoare hardware bazate pe FPGA și procesoare pipeline. Dezvoltarea de proiecte de cercetare și diseminarea rezultatelor în cadrul laboratorului de dezvoltare a aplicațiilor distribuite de monitorizare și control a proceselor industriale (PDADMCP)

Numele angajatorului

Centrul integrat de cercetare, dezvoltare și inovare pentru Materiale Avansate, Nanotehnologii și Sisteme Distribuite de fabricație și control (MANSiD), din cadrul Universității Ștefan cel Mare din Suceava

Tipul activității sau sectorul de activitate

Cercetare

| | |
|---|--|
| <i>Proiecte</i> | <ul style="list-style-type: none"> ✓ Dezvoltarea și integrarea unui tele-electrocardiograf mobil în cadrul sistemului GreenCARDIO© de monitorizare și diagnoză a pacienților, cod PN-III-P2-2.1-BG-2016-0463, 58BG din 30/09/2016, (PN-III-P2-2.1-BG-2016-0463), Bridge Grant (Transfer de cunoaștere la agentul economic); ✓ Demonstrator experimental de laborator bazat pe nHSE - sistem de operare de timp real integrat în hardware - implementat pe o arhitectură ZScale - RISC V, (Acronim: nHSE-RiscV), cod: PN-III-P2-2.1-PED-2016-1460, nr. 219PED/2017; ✓ Dispozitiv experimental demonstrativ pentru validarea și testarea microcontrolerului nMPRA de timp real utilizând arhitectura MIPS32, cod: PN-III-P2-2.1-PED-2016-1473, nr. 220PED/2017. |
| <i>Perioada</i> | 15/10/2014 – 25/02/2018 |
| <i>Funcția sau postul ocupat</i> | Asistent universitar doctorand |
| <i>Activități și responsabilități principale</i> | Activități didactice de laborator pentru disciplinele Structura și Organizarea Calculatoarelor, Arhitectura Sistemelor de Calcul și Protocoale de comunicații din cadrul Departamentului de Calculatoare, Facultatea de Inginerie Electrică și Știința Calculatoarelor |
| <i>Funcția sau postul ocupat</i> | Asistent universitar doctorand |
| <i>Numele și adresa angajatorului</i> | Universitatea „Ștefan cel Mare” Suceava, Str. Universității nr.13, 720229, Suceava |
| <i>Tipul activității sau sectorul de activitate</i> | Academic |
| <i>Perioada</i> | 01/11/2005 – 01/10/2014 |
| <i>Principalele activități și responsabilități</i> | Responsabil de dezvoltarea, diagnosticarea și mentenanța echipamentelor electronice, aplicațiilor software dedicate și a sistemelor cu comandă numerică/automate programabile (CN Fanuc, CN Siemens Sinumerik 810D, 880, 840C, 840D, 840D PowerLine, 840D SolutionLine, PLC SIMATIC S7-300, S7-200) |
| <i>Numele și adresa angajatorului</i> | S.C. OMA S.R.L., Str. Log. Luca Stroici nr. 1, et. 1, ap. 4, Sector 2, București |
| <i>Locația activității</i> | Delegat permanent la GENERAL ELECTRIC Oil&Gas - Nuovo Pignone, Florence, Italia |
| <i>Tipul activității sau sectorul de activitate</i> | Industrie |
| <i>Perioada</i> | 01/12/2003 – 24/10/2005 |
| <i>Funcția sau postul ocupat</i> | Ajutor analist programator |
| <i>Principalele activități și responsabilități</i> | Proiectarea și dezvoltarea de sisteme embedded pentru controlul și monitorizarea proceselor industriale. În această perioadă am fost responsabil de următoarele activități: <ul style="list-style-type: none"> ✓ proiectarea hardware pentru prototipurile modulelor de achiziție de date și comandă; ✓ proiectarea software pentru diferite microcontrolere precum uPSD3234A de la STMicroelectronics, utilizând mediul de dezvoltare KEIL μVision; ✓ testarea modulelor/sistemelor realizate; ✓ scrierea cărților tehnice. |
| <i>Numele și adresa angajatorului</i> | S.C. GENPRO S.R.L., B-dul George Enescu, nr. 48, bl. T 96, sc. B, ap. 1, Suceava |
| <i>Tipul activității sau sectorul de activitate</i> | Industria IT&C |
| Educație și formare | |
| <i>Perioada</i> | 2014 – 2017 |
| <i>Calificarea</i> | Doctor în domeniul Calculatoare și Tehnologia Informației |

| | |
|--|---|
| <i>Teza de doctorat</i> | „Contribuții la dezvoltarea sistemelor de operare în timp real cu funcții implementate în hardware”, susținută public în data de 22/06/2017, calificativul obținut: <i>excelent</i> |
| <i>Numele și tipul instituției de învățământ</i> | Universitatea Ștefan cel Mare Suceava |
| <i>Perioada</i> | 2000 – 2005 |
| <i>Diplomă obținută</i> | Inginer diplomat, cu media generală a anilor de studiu 9,20/10 |
| <i>Numele și tipul instituției de învățământ</i> | Universitatea Ștefan cel Mare Suceava, Facultatea de Inginerie Electrică și Știința Calculatoarelor, specializarea Calculatoare |
| <i>Perioada</i> | 1.03.2005 – 1.06.2005 |
| <i>Diplomă obținută</i> | Stagiu ERASMUS |
| <i>Numele și tipul instituției de învățământ</i> | ”Universita degli Studi di Catania”, Italia Îndrumător: Prof. univ. dr. ing. Nicola Pitrone |
| <i>Perioada</i> | 1994 – 2000 |
| <i>Diplomă obținută</i> | Bacalaureat |
| <i>Numele și tipul instituției de învățământ</i> | Liceul industrial Nr. 3 Suceava |

Aptitudini și competențe personale

Limba maternă **Româna**

Limbi străine

Autoevaluare

Nivel european (*)

Engleza

Italiana

| Înțelegere | | Vorbire | | Scriere |
|-------------------------|-------------------------|----------------------------|------------------------|------------------------|
| Ascultare | Citire | Participare la conversație | Discurs oral | Exprimare scrisă |
| utilizator independent | utilizator independent | utilizator independent | utilizator elementar | utilizator independent |
| utilizator experimentat | utilizator experimentat | utilizator experimentat | utilizator independent | utilizator independent |

(*) Nivelul cadrului european comun de referință pentru limbi

Cursuri

SIEMENS Sinumerik 840D – mentenanță de bază, 13-17 mai 2013
FANUC FS 3xi-A – mentenanță de bază, 3-7 iunie 2013

Competențe și cunoștințe de utilizare a calculatorului

Experiență în proiectare folosind limbajele de descriere hardware Verilog, VHDL și în utilizarea mediilor Vivado 2016.4, Quartus II și KEIL μVision. Cunoștințe bune despre limbajele de programare C și HTML.

Competențe și aptitudini tehnice

- ✓ Cunoștințe deosebite în programarea microcontrolerelor produse de MICROCHIP, ATMEL, STMicroelectronics și a circuitelor FPGA;
- ✓ Experiență în mentenanța controlerelor numerice: CN Fanuc, CN Siemens Sinumerik 810D, 880, 840C, 840D, 840D PowerLine, 840D SolutionLine, GE2000 și automatelor programabile SIEMENS PLC S5, Siemens SIMATIC Step 7;
- ✓ Cunoștințe întemeiate în instalarea și calibrarea sistemelor de măsură absolute și incrementale produse de HEIDENHAIN.

Competențe și abilități organizatorice

Responsabil în aplicarea procedurilor de siguranță lock-out/tag-out (LOTO) din cadrul departamentului de mentenanță al GENERAL ELECTRIC Oil&Gas Florence, Italia.

| | |
|--|---|
| <i>Competențe si abilități sociale</i> | Sunt o persoană deschisă cu o bună capacitate de analiză. Datorită experienței profesionale acumulate am dobândit spirit de echipă și competențe decizionale deosebite. |
| <i>Hobby</i> | Pescuitul și înotul |
| <i>Permis de conducere</i> | Categoria B |
| Anexă | LISTA LUCRĂRILOR ȘTIINȚIFICE |

LISTA LUCRĂRILOR ȘTIINȚIFICE

Teză de doctorat:

I. Zagan, "Contribuții la dezvoltarea sistemelor de operare în timp real cu funcții implementate în hardware", susținută public în data de 22/06/2017.

Articole în reviste cotate ISI:

1. I. Zagan, V. G. Găitan, "Implementation of nMPRA CPU Architecture based on Preemptive Hardware Scheduler Engine and Different Scheduling Algorithms", IET Computers & Digital Techniques, vol. 11, nr. 6, Noiembrie 2017, pp. 221-230, doi:10.1049/iet-cdt.2017.0163. Factor Impact: 0.515
2. I. Zagan, V. G. Găitan, "Improving the Performances of the nMPRA Processor using a Custom Interrupt Management Scheduling Policy", Advances in Electrical and Computer Engineering (AECE), vol. 16, nr. 4, 30/11/2016, pp. 45-50, doi: 10.4316/AECE.2016.04007, Factor Impact 2016: 0.595
3. I. Zagan, V. G. Găitan, A. Petrariu, A. Brezulanu, "Healthcare IoT m-GreenCARDIO Remote Cardiac Monitoring System – Concept, Theory of Operation and Implementation", Advances in Electrical and Computer Engineering (AECE), vol. 17, nr. 2, Mai 2017, doi: 10.4316/AECE.2017.02004, Factor Impact 2016: 0.595.

Articole în reviste indexate ISI:

4. N. C. Găitan, I. Zagan, V. G. Găitan, "Predictable CPU Architecture Designed for Small Real-Time Application - Concept and Theory of Operation", International Journal of Advanced Computer Science and Applications (IJACSA), 6(4), doi: 10.14569/IJACSA. 2015. 060406, U.S ISSN: 2156-5570(Online), pp. 47-52, 2015.
5. I. Zagan, V. G. Găitan, "Improving the performance of CPU architectures by reducing the Operating System overhead (Extended Version)", The Scientific Journal of Riga Technical University - Electrical, Control and Communication Engineering, ISSN: 2255-9140 (print), Iulie 2016, vol. 10, pp. 13-22, doi: 10.1515/ecce-2016-0002.
6. I. Zagan, N. C. Găitan, V. G. Găitan, "An Approach of nMPRA Architecture using Hardware Implemented Support for Event Prioritization and Treating", International Journal of Advanced Computer Science and Applications (IJACSA), vol. 8, nr. 2, doi: 10.14569/IJACSA.2017.080206, 2017.

Articole în conferințe indexate ISI:

7. N. C. Găitan, V. G. Găitan, I. Ungurean, I. Zagan, "Methods to improve the performances of the real-time operating systems for small microcontrollers", 20th International Conference on Control Systems and Computer Science (CSCS), București, România, 27-29 Mai 2015, ISBN: 978-1-4799-1779-2, doi: 10.1109/CSCS.2015.10, pp. 261-266.
8. I. Zagan, "Improving the performance of CPU architectures by reducing the Operating System overhead", The 3rd IEEE Workshop on Advances in Information, Electronic and Electrical Engineering AIEEE'2015, pp. 1-6, 13 - 14 Noiembrie 2015, Riga, Letonia, doi: 10.1109/AIEEE.2015.7367279.
9. I. Zagan, V. G. Găitan, "Schedulability Analysis of nMPRA Processor based on Multithreaded Execution", 13th International Conference on Development and Application Systems (DAS), Suceava, România, 19-21 Mai, 2016, doi: 10.1109/DAAS.2016.7492561.

Articole în conferințe internaționale indexate BDI:

10. N. C. Găitan, I. Zagan, V. G. Găitan, "IMPROVING THE PREDICTABILITY OF NMPRA AND NHSE ARCHITECTURE", Bulletin of the Polytechnic Institute of Iași, Automatic Control and Computer Science Section, România, fasc. 1/2015, ISSN 1220-2169, pp. 27-38.
11. I. Zagan, V. G. Găitan, "Predictable CPU Architecture Designed for Small Real-Time Applications – Implementation Results", 3rd International Conference on Advances in Computing, Electronics and Communication (ACEC), 10 - 11 Octombrie 2015, Zurich, Elveția , pp. 143-150, ISBN: 978-1-63248-064-4, doi: 10.15224/ 978-1-63248-064-4-29.
Publicat în jurnalul IRED: International Journal of Advances in Computer Science and Its Applications (IJCSIA), 2016, Vol. 6, Issue 1: ISSN: 2250-3765, data publicării: 18/04/2016, pp. 141-148.
12. I. Zagan, "Real-time evaluation of nMPRA CPU Architecture based on Multithreaded Execution", 8th International Conference on Computer Science and Information Technology, ICCSIT 2015, 10 - 11 Decembrie 2015, Amsterdam, Olanda.
Publicat în jurnalul: International Journal of Computer and Electrical Engineering (IJCEE), vol. 7(6) , pp. 424-429, ISSN: 1793-8163, doi: 10.17706/IJCEE.2015.7.6.424-429, 2015.
13. I. Zagan, V. G. Găitan, "Improving the Performances of the nMPRA Architecture by Implementing Specific Functions in Hardware", 19th International Conference on Digital Circuits and Microarchitecture Technologies (ICDCMT 2017), Berlin, Germania, 21-22 Mai, World Academy of Science, Engineering and Technology, International Journal of Electrical, Computer, Energetic, Electronic and Communication Engineering, vol. 11, nr. 5, pp. 417 - 424, 2017.
14. I. Zagan, V. G. Găitan, "CPU Architecture Based on Static Hardware Scheduler Engine and Multiple Pipeline Registers", 19th International Conference on Advanced Computing Systems and Microarchitecture (ICACSM), Zurich, Elveția, 15 - 16 Septembrie, 2017.
15. I. Zagan, V. G. Găitan, A. Brezilianu, "Portable Cardiac Monitoring System based on Real-Time Microcontroller and Multiple Communication Interfaces", abstract prezentat la: 19th International Conference on Advanced Computing Systems and Microarchitecture, Zurich, Elveția, Septembrie 2017.

Articole în buletine științifice și seminarii:

16. I. Zagan, V. G. Găitan, "CPU architecture description based on fine-grained multithreading and hardware scheduler engine", Sisteme Distribuite, vol: XII, Suceava, România, 2014, ISSN/ISBN: 1842-6808.
17. I. Zagan, N. C. Găitan, V. G. Găitan, "Scheduling real-time tasks with nMPRA architecture for embedded applications", Sisteme Distribuite, vol: XIII, 16 Decembrie 2015, Suceava, România, ISSN/ISBN: 1842-6808.

Data: 20/04/2018