

FIȘA DISCIPLINEI

1. Date despre program

Instituția de învățământ superior	Universitatea „Ștefan cel Mare” din Suceava
Facultatea	Facultatea de Inginerie Electrică și Știința Calculatoarelor
Departamentul	Departamentul de Calculatoare, Electronică și Automatică
Domeniul de studii	Inginerie electronică, telecomunicații și tehnologii informaționale
Ciclul de studii	Licență
Programul de studii	Electronică Aplicată

2. Date despre disciplină

Denumirea disciplinei	TEHNICI DE PROIECTARE VLSI				
Titularii activităților de curs	Prof. dr. ing. Dan-Alin POTORAC, ș.l. dr. ing. Iuliana CHIUCHIȘAN				
Titularul activităților aplicative	Ing. Sebastian AVĂTĂMĂNIȚEI				
Anul de studiu	IV	Semestrul	8	Tipul de evaluare	E
Regimul disciplinei	Categorია formativă a disciplinei DF - fundamentală, DD - în domeniu, DS - de specialitate, DC - complementară				DS
	Categorია de opționalitate a disciplinei: DO - obligatorie (impusă), DA - opțională (la alegere), DL - facultativă (liber aleasă)				DO

3. Timpul total estimat (ore alocate activităților didactice)

I a) Număr de ore pe săptămână	5	Curs	3	Seminar		Laborator	2	Proiect	
I b) Totalul de ore pe semestru din planul de învățământ	70	Curs	42	Seminar		Laborator	28	Proiect	

II Distribuția fondului de timp pe semestru:	ore
II a) Studiul după manual, suport de curs, bibliografie și notițe	20
II b) Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren	12
II c) Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri	20
II d) Tutoriat	
III Examinări	3
IV Alte activități: pregătire teste și examene	

Total ore studiu individual II (a+b+c+d)	52
Total ore pe semestru (I+II+III+IV)	125
Numărul de credite	5

4. Precondiții (acolo unde este cazul)

Curriculum	
Competențe	

5. Condiții (acolo unde este cazul)

Desfășurare a cursului	Laptop, videoproiector, curs editat, note de curs în format PPT
Desfășurare aplicații	Laborator Laptop, videoproiector, software simulare ModelSIM (student edition), rețea de calculatoare - 14 posturi, kituri dezvoltare FPGA, lucrări de laborator on-line

6. Competențe specifice acumulate

Competențe profesionale	C6. Rezolvarea problemelor tehnologice din domeniile electronicii aplicate.
Competențe transversale	CT3. Adaptarea la noile tehnologii, dezvoltarea profesională și personală, prin formarea continuă folosind surse de documentare tipărite, software specializat și resurse electronice în limba română și, cel puțin, într-o limbă de circulație internațională.

7. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

Obiectivul general al disciplinei	Dezvoltarea de competențe privind utilizarea limbajelor de descriere hardware și programarea circuitelor reconfigurabile.
-----------------------------------	---

Obiective specifice	<p>1. Cunoașterea și înțelegerea conceptelor de baza referitoare la tehnologiile VLSI, structuri reprogramabile, limbaje de descriere hardware (HDL).</p> <p>2. Dezvoltarea deprinderilor și abilităților necesare folosirii programării cu limbaj HDL a circuitelor reconfigurabile.</p> <p>3. Transpunerea specificațiilor de proiectare în descrieri în limbaj HDL, modelarea, simularea și optimizarea structurilor reconfigurabile și generarea fișierelor de configurare.</p> <p>4. Utilizarea competențelor dobândite pentru dezvoltarea unor proiecte complexe.</p>
---------------------	---

8. Conținuturi

Curs	Nr. ore	Metode de predare	Observații
1. Introducere în domeniul tehnologiei VLSI.	3	Expunere, conversație euristică, exemplificare, problematizare, exercițiu didactic, studiu de caz	Se utilizează note de curs sub formă de prezentări PowerPoint
2. Elemente de proiectare a sistemelor digitale.	3		
3. Etapele proiectării unui sistem digital.	3		
4. Tehnologii de programare a unui dispozitiv digital.	3		
5. Dispozitive programabile FPGA.	3		
6. Dispozitive programabile CPLD.	3		
7. Dispozitive programabile PAL.	3		
8. Tehnici de proiectare a circuitelor integrate digitale.	3		
9. Modelarea circuitelor digitale folosind limbaje de descriere hardware HDL.	3		
10. Elemente de sintaxă a limbajului Verilog HDL. Operatori Verilog. Atribuirea continuă. Primitive Verilog. Descrierea structurală a unui sistem.	3		
11. Atribuirea procedurală. Blocuri și construcții de selecție și control. Descrierea comportamentală a unui sistem.	3		
12. Descrierea mixtă a unui sistem în Verilog HDL.	3		
13. Elemente de sintaxă a limbajului VHDL. Modelarea unui sistem în limbaj VHDL.	3		
14. Implementarea cu circuite reprogramabile FPGA.	3		
Bibliografie			
<ol style="list-style-type: none"> Samir Palnitkar - <i>Verilog HDL - A Guide to Digital Design and Synthesis</i>, Printice Hall, 1996. D. Nicula - <i>Proiectarea sistemelor digitale implementate cu dispozitive programabile</i>, Ed. Tehnica, 2000. J. F. Wakerly – <i>Circuite digitale, principiile si practicile folosite in proiectare</i>, Ed. Teora, 2002. Gh. Toacse, D. Nicula – <i>Electronica Digitala, Verilog HDL</i> (vol. II), Ed. Tehnica, 2005. Iuliana Chiuchisan, A.D. Potorac – <i>Proiectarea Circuitelor Logice</i>, Ed. Universitatii din Suceava, Suceava 2009. Iuliana Chiuchisan, A.L. Onofrei – <i>Proiectarea în limbaje de descriere hardware. Aplicații Verilog HDL</i>, Ed. CERMI, Iasi, 2009. Vaibbhav Taraate - <i>Digital Logic Design Using Verilog</i>, Online ISBN 978-81-322-2791-5, Ed. Springer India, 2016. 			
Bibliografie minimală			
<ol style="list-style-type: none"> Iuliana Chiuchisan, A.L. Onofrei – <i>Proiectarea în limbaje de descriere hardware. Aplicații Verilog HDL</i>, Ed. CERMI, Iasi, 2009. Iuliana Chiuchisan, A.D. Potorac – <i>Proiectarea Circuitelor Logice</i>, Ed. Universitatii din Suceava, Suceava 2009. Gh. Toacse, D. Nicula – <i>Electronica Digitală, Verilog HDL</i> (vol. II), Ed. Tehnica, 2005. Vaibbhav Taraate - <i>Digital Logic Design Using Verilog</i>, Online ISBN 978-81-322-2791-5, Ed. Springer India, 2016. 			

Laborator	Nr. ore	Metode de predare	Observații
1. Configurarea echipamentului de calcul pentru utilizarea compilatoarelor HDL. Compilarea și simularea unui design.	2	Demonstrația și experimentul didactic, aplicații practice	Se utilizează programe de simulare
2. Introducere în limbajele de descriere hardware HDL.	2		
3. Sintaxa limbajului Verilog.	2		
4. Primitive Verilog. Operatori Verilog și atribuirea continuă.	2		
5. Descrierea structurală a unui sistem.	2		
6. Atribuirea procedurală, construcții de selecție și control în Verilog.	2		
7. Descrierea comportamentală a unui sistem combinațional.	2		
8. Descrierea mixtă în limbaj Verilog a unor circuite logice	2		

combinățiune uzuale.			
9. Descrierea unui circuit logic secvențial în limbaj Verilog.	2		
10. Modelarea în limbaj Verilog a unui numărător sincron reversibil, presetabil și resetabil.	2		
11. Implementarea în limbaj Verilog a unei memorii RAM.	2		
12. Implementarea în limbaj Verilog a unei stive FIFO.	2		
13. Elemente de sintaxă a limbajului VHDL. Modelarea unui sistem în limbaj VHDL.	2		
14. Etape de programare a unui circuit FPGA.	2		

Bibliografie

1. Samir Palnitkar - *Verilog HDL - A Guide to Digital Design and Synthesis*, Printice Hall, 1996.
2. D. Nicula - *Proiectarea sistemelor digitale implementate cu dispozitive programabile*, Ed.Tehnica, 2000.
3. J. F. Wakerly – *Circuite digitale, principiile si practicile folosite in proiectare*, Ed. Teora, 2002.
4. Gh. Toacse, D. Nicula – *Electronica Digitală, Verilog HDL* (vol. II), Ed. Tehnica, 2005.
5. Iuliana Chiuchisan, A.D. Potorac – *Proiectarea Circuitelor Logice*, Ed. Universitatii din Suceava, Suceava 2009.
6. Iuliana Chiuchisan, A.L.Onofrei – *Proiectarea în limbaje de descriere hardware. Aplicații Verilog HDL*, Ed.CERMI, Iasi, 2009.
7. Vaibbhav Taraate - *Digital Logic Design Using Verilog*, Online ISBN 978-81-322-2791-5, Ed. Springer India, 2016.

Bibliografie minimală

1. Iuliana Chiuchisan, A.L.Onofrei – *Proiectarea în limbaje de descriere hardware. Aplicații Verilog HDL*, Ed.CERMI, Iasi, 2009.
2. Iuliana Chiuchisan, A.D. Potorac – *Proiectarea Circuitelor Logice*, Ed. Universitatii din Suceava, Suceava 2009.
3. Gh. Toacse, D. Nicula – *Electronica Digitală, Verilog HDL* (vol. II), Ed. Tehnica, 2005.
4. Vaibbhav Taraate - *Digital Logic Design Using Verilog*, Online ISBN 978-81-322-2791-5, Ed. Springer India, 2016.

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatorilor reprezentativi din domeniul aferent programului

Conținutul disciplinei și competențele dezvoltate corespund așteptărilor organizațiilor profesionale și firmelor de profil la care studenții își desfășoară stagiile de practică și/sau ocupă un loc de muncă, precum și organismelor naționale de asigurarea a calității (ARACIS).

Conținutul cursului și al laboratorului este în concordanță cu conținutul disciplinelor similare de la alte universități din țară și străinătate.

Compatibilitate națională: Univ.Politehnica București - VLSI I /s8; Univ.Politehnica Timisoara - Circuite integrate pe scară largă /s5; Univ.Tehnică Iași - Proiectare VLSI /s8.

Compatibilitate internațională: Cursuri similare ca și conținut se regăsesc în oferta educațională pentru programele de studiu din domeniul Electric and Computer Engineering a unor universități de referință: University of Utah - CS/EE 5710/6710 Digital VLSI Design; California State University, Fresno - ECE 140 VLSI System Design, ECE 240 VLSI Circuits and Systems.

10. Evaluare

Tip activitate	Criterii de evaluare	Metode de evaluare	Pondere din nota finală
Curs	Cunoașterea terminologiei utilizate în tehnologia VLSI. Capacitatea de utilizare adecvată a noțiunilor din domeniul tehnologiei VLSI. Demonstrarea capacității de analiză, sinteza, abstractizare și concretizare a cunoștințelor teoretice din domeniu. Capacitatea de a aplica în practică cunoștințele teoretice în vederea interpretării rezultatelor și optimizării proiectării la nivel înalt de sisteme digitale.	Examen evaluare sumativă (subiecte teoretice, proiectarea și simularea de circuite digitale)	60%
Laborator	Demonstrarea capacității de analiză, sinteza, abstractizare și concretizare a cunoștințelor teoretice și practice din domeniul tehnologiei VLSI. Demonstrarea capacității de abstractizare și concretizare a cunoștințelor în construirea unor argumentări, în identificarea unor probleme și a soluțiilor acestora. Demonstrarea capacității de interpretare a rezultatelor obținute în urma descrierilor HDL a sistemelor și de optimizare a	Evaluare formativă continuă (teste de laborator - proiectarea și simularea de circuite digitale)	40%

funcționării acestor circuite.		
Standard minim de performanță		
Curs		
Cerințe pentru a obține nota 5:		
<ul style="list-style-type: none"> - Comunicarea unor informații utilizând corect limbajul științific, de specialitate vehiculat în cadrul disciplinei Tehnici de proiectare VLSI. - Cunoașterea conceptelor de bază proprii disciplinei Tehnici de proiectare VLSI și explicarea interdependențelor dintre ele. - Cunoașterea conceptelor despre tehnologii VLSI și programarea la nivel înalt a circuitelor reconfigurabile. - Capacitatea de proiectare (descriere și simulare), la nivel structural, a unui circuit digital folosind limbajul Verilog. 		
Cerințe pentru a obține nota 10:		
<ul style="list-style-type: none"> - Cunoașterea conceptelor avansate despre circuitelor reconfigurabile de tip FPGA, ASIC. - Capacitatea de proiectare (descriere și simulare), la nivel comportamental, a unui circuit digital complex folosind limbajul Verilog. - Capacitatea de a interpreta rezultatele proiectării sistemului și de a optimiza funcționarea acestuia. 		
Laborator		
Cerințe pentru a obține nota 5:		
<ul style="list-style-type: none"> - Comunicarea unor informații utilizând corect limbajul științific, de specialitate vehiculat în cadrul disciplinei Tehnici de proiectare VLSI. - Capacitatea de proiectare (descriere și simulare), la nivel structural, a unui circuit digital folosind limbajul Verilog. 		
Cerințe pentru a obține nota 10:		
<ul style="list-style-type: none"> - Capacitatea de proiectare (descriere și simulare), la nivel comportamental, a unui circuit digital complex folosind limbajul Verilog. - Capacitatea de a interpreta rezultatele proiectării sistemului și de a optimiza funcționarea acestuia. 		

Data completării	Semnătura titularului de curs	Semnătura titularului de aplicație
23.09.2020		

Data avizării în departament	Semnătura directorului de departament
25.09.2020	

Data aprobării în consiliul facultății	Semnătura decanului
01.10.2020	