

FIȘA DISCIPLINEI

1. Date despre program

Instituția de învățământ superior	Universitatea „Ștefan cel Mare” din Suceava
Facultatea	Facultatea de Inginerie Electrică și Știința Calculatoarelor
Departamentul	Departamentul de Calculatoare, Electronică și Automatică
Domeniul de studii	Ingineria Sistemelor
Ciclul de studii	Licență
Programul de studii	Automatică și Informatică Aplicată

2. Date despre disciplină

Denumirea disciplinei	ARHITECTURA CALCULATOARELOR				
Titularul activităților de curs	Ș.I. dr. ing. Ionel ZAGAN				
Titularul activităților aplicative	Ș.I. dr. ing. Ionel ZAGAN				
Anul de studiu	I	Semestrul	2	Tipul de evaluare	E
Regimul disciplinei	Categorია formativă a disciplinei DF - fundamentală, DD - în domeniu, DS - de specialitate, DC - complementară				DD
	Categorია de opționalitate a disciplinei: DO - obligatorie (impusă), DA - opțională (la alegere), DL - facultativă (liber aleasă)				DO

3. Timpul total estimat (ore alocate activităților didactice)

I a) Număr de ore pe săptămână	4	Curs	2	Seminar		Laborator	2	Proiect	
I b) Totalul de ore pe semestru din planul de învățământ	56	Curs	28	Seminar		Laborator	28	Proiect	

II Distribuția fondului de timp pe semestru:	ore
II a) Studiul după manual, suport de curs, bibliografie și notițe	31
II b) Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren	25
II c) Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri	10
II d) Tutoriat	
III Examinări	3
IV Alte activități:	

Total ore studiu individual II (a+b+c+d)	66
Total ore pe semestru (I+II+III+IV)	125
Numărul de credite	5

4. Precondiții (acolo unde este cazul)

Curriculum	
Competențe	

5. Condiții (acolo unde este cazul)

Desfășurare a cursului	• PC, videoproiector	
Desfășurarea activităților aplicative	Laborator	• laborator dotat cu minim 8 calculatoare PC având mediul de dezvoltare Quartus Prime 18.0, PC – minim P4@2,4GHz, 512MB RAM, 40GB HDD, CD-ROM, Monitor 17” TFT; 12 x Sistem de dezvoltare cu FPGA SE1-SOC; Imprimantă laser – HP 1100; Osciloscop Promax 20MHz; Osciloscop Metrix 100MHz; Generatoare semnal Thurlby-Thandar TG230, 2 MHz; Stații de lipit termostatare SL 20, SL 30; Aparat de măsură; Switch cu 16 porturi; Scule, accesorii rețea; diverse, ghid de lucrări practice în format electronic.

6. Competențe specifice acumulate

Competențe profesionale	C3 Proiectarea, implementarea, testarea, utilizarea și mentenanța sistemelor cu echipamente de uz general și dedicat, inclusiv rețele de calculatoare, pentru aplicații de automatică și informatică aplicată.
Competențe transversale	

7. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

Obiectivul general al disciplinei	<ul style="list-style-type: none"> • Prezentarea principalelor aspecte teoretice și practice legate de arhitectura, proiectarea și utilizarea sistemelor cu microprocesoare.
Obiective specifice	<ul style="list-style-type: none"> • Cunoașterea arhitecturii sistemelor cu microprocesoare. • Învățarea și aprofundarea cunoștințelor referitoare la caracteristicile principale ale celor 4 subsisteme constitutive (UCP, memoria, intrare/ieșire, magistralele de comunicație). • Învățarea aspectelor de bază privind modul de programare și de proiectare, utilizând limbajul de proiectare hardware VHDL, a unui sistem cu microprocesor (arhitectură simplă). • Cunoașterea modului de utilizare optimă a resurselor unui sistem cu microprocesor. • Dezvoltarea capacităților de evaluare a diferitelor arhitecturi de sisteme bazate pe microprocesoare. • Promovarea utilizării competențelor dobândite pentru dezvoltarea unor teme de casă pe grupuri de studenți.

8. Conținuturi

Curs	Nr. ore	Metode de predare	Observații
<ul style="list-style-type: none"> • Introducere <ul style="list-style-type: none"> ➤ Scurt istoric ➤ Definiții, notații și termeni de bază ➤ Arhitectura calculatoarelor din punctul de vedere al programatorului ➤ Arhitectura calculatoarelor din punctul de vedere al arhitectului ➤ Arhitectura calculatoarelor din punctul de vedere al proiectantului ➤ Procesorul ➤ Memoria ➤ Intrare/ ieșire ➤ Interconectarea (magistralele) ➤ Cadrul tehnologic al evoluției calculatorului numeric 	6h	expunerea, prelegerea-dezbatere, demonstrația	
<ul style="list-style-type: none"> • Proiectarea și implementarea procesorului SRC – ISA <ul style="list-style-type: none"> ➤ Clasificarea calculatoarelor și a instrucțiunilor ➤ Tipuri și clase de seturi de instrucțiuni ➤ O descriere informală a unui calculator RISC simplu – notat în continuare SRC 	6h	expunerea, prelegerea-dezbatere, demonstrația	
<ul style="list-style-type: none"> • Proiectarea și implementarea procesorului SRC – calea de date <ul style="list-style-type: none"> ➤ Procesul de proiectare ➤ Microarhitectura SRC pentru o magistrală. ➤ Implementarea căii de date - Data Path Implementation ➤ Proiectarea logică pentru SRC cu o magistrală ➤ Unitatea de control • Proiectarea procesoarelor cu 2 sau 3 magistrale <ul style="list-style-type: none"> ➤ Procesul de inițializare (The Machine Reset Process) ➤ Excepțiile UCP. ➤ Microprogramarea 	6h 3h	expunerea, prelegerea-dezbatere, demonstrația	
<ul style="list-style-type: none"> • Unitatea aritmetică și unitatea de calcul <ul style="list-style-type: none"> ➤ Sistemele de numerație ➤ Aritmetica în virgulă fixă ➤ Aspecte seminumerice în proiectarea ALU ➤ Aritmetica în virgulă flotantă 	3h	expunerea, prelegerea-dezbatere, demonstrația	
<ul style="list-style-type: none"> • Proiectarea sistemului de memorie <ul style="list-style-type: none"> ➤ Introducere ➤ Structura RAM : Celule și cipuri ➤ Module și plăci de memorie • Ierarhia memoriei <ul style="list-style-type: none"> ➤ Memoria cache 	2h 2h	expunerea, prelegerea-dezbatere, demonstrația	

<ul style="list-style-type: none"> ➤ Memoria virtuală ➤ Memoria ca subsistem a unui calculator. 			
Bibliografie			
<p>[1] Vincent P. Heuring, University of Colorado, Boulder, Harry F. Jordan, University of Colorado, Boulder, <i>Computer Systems Design and Architecture</i>, 2/E, ISBN-10: 0130484407, ISBN-13: 9780130484406, Publisher: Prentice Hall, Copyright: 2004.</p> <p>[2] Patterson & Hennessy, <i>Computer Organization and Design</i>, Revised Fourth Edition, 4th Edition, The Hardware/Software Interface, Print Book, Author(s) : Release Date: 06 Dec 2011, Imprint: Morgan Kaufmann, ISBN: 9780123747501</p> <p>[3] David A. Patterson, John L. Hennessy <i>ORGANIZAREA ȘI PROIECTAREA CALCULATOARELOR – INTERFAȚA HARDWARE / SOFTWARE</i>. Editura ALL 2002. ISBN 973-684-444-7.</p> <p>[4] Tom Shanley, Bob Colwell, <i>The Unabridged Pentium 4 IA32 Processor Genealogy</i> Publisher: Addison Wesley Pub Date: July 26, 2004 ISBN: 0-321-24656-X</p> <p>[5] Jon Stokes, <i>Inside the Machine</i>, NO STARCH PRESS, 2007, ISBN 978-1-59327-104-6.</p> <p>[6] David Harris, Sarah Harris - <i>Digital design and computer architecture</i> - Editura: Elsevier Science & Technology An aparitie:2007 Numar de pagini:592 pagini ISBN:9780123704979</p> <p>[7] Sivarama P. Dandamudi, <i>Fundamentals Of Computer Organization and Design</i>, Springer 2004, ISBN 0-387-95211-X</p> <p>[8] Milles J. Murdocca, Vincent P. Heuring. <i>PRINCIPLES OF COMPUTER ARCHITECTURE</i>. Prentice Hall 2000. ISBN 0-201-43664-7</p> <p>[9] Morris Mano, Charles Kime - <i>Logic and Computer Design Fundamentals</i>, 4/E, ISBN-10: 013198926X, ISBN-13: 9780131989269 Publisher: Prentice Hall, Copyright: 2008</p> <p>[10] Vasile GĂITAN <i>ARHITECTURA SISTEMELOR DE CALCUL</i>, Editura UNIVERSITĂȚII SUCEAVA ISBN 973-98389-9-5, 1998</p> <p>[11] Andy TĂNASE, Vasile GĂITAN - <i>FAMILIA DE PROCESOARE PENTRU PRELUCRAREA NUMERICĂ A SEMNALELOR ADSP-21XX</i>. MATRIX ROM BUCUREȘTI 2002 ISBN: 973-685-356-X.</p> <p>[12] Glenn A. Gibson. <i>COMPUTER SYSTEM. CONCEPTS AND DESIGN</i>. Prentice Hall 1991. ISBN 0- 13-161811.</p> <p>[13] Kai Hwang. <i>ADVANCED COMPUTER ARCHITECTURE. PARALLELISM, SCALABILITY, PROGRAMMABILITY</i>. McGraw Hill 1993. ISBN 0-07-113342-9.</p> <p>[14] www.intel.com *** INTEL CATALOAGELE PENTIUM PRO I, II și III.</p> <p>[15] W. Stallings, "Computer Organization and Architecture," 10th Edition, ISBN: 978-0134101613, 2015.</p>			
Bibliografie minimală			
<p>[1] Vincent P. Heuring, University of Colorado, Boulder, Harry F. Jordan, University of Colorado, Boulder, <i>Computer Systems Design and Architecture</i>, 2/E, ISBN-10: 0130484407, ISBN-13: 9780130484406, Publisher: Prentice Hall, Copyright: 2004.</p> <p>[2] Patterson & Hennessy, <i>Computer Organization and Design</i>, Revised Fourth Edition, 4th Edition, The Hardware/Software Interface, Print Book, Author(s) : Release Date: 06 Dec 2011, Imprint: Morgan Kaufmann, ISBN: 9780123747501</p> <p>[3] David A. Patterson, John L. Hennessy <i>ORGANIZAREA ȘI PROIECTAREA CALCULATOARELOR – INTERFAȚA HARDWARE / SOFTWARE</i>. Editura ALL 2002. ISBN 973-684-444-7.</p> <p>[4] https://www.intel.com/content/www/us/en/products/programmable/fpga/cyclone-v.html</p> <p>[5] W. Stallings, "Computer Organization and Architecture," 10th Edition, ISBN: 978-0134101613, 2015.</p>			
Laborator	Nr. ore	Metode de predare	Observații
1. Securitatea și sănătatea în muncă. Aritmetica în sistemele de calcul.	4h	lucrări practice, experimentul	
2. Introducere în limbajul de descriere hardware VHDL. Prezentarea kit-ului de dezvoltare Cyclone V DE1-SOC Kit. Mediul de programare Quartus Prime 18.0.	2h		
3. VHDL. Unitățile de proiectare de bază.	2h		
4. VHDL. Tipuri de date. Atribute.	2h		
5. VHDL. Modelul comportamental. Instrucțiuni secvențiale. Proiectarea unui microprocesor. Sumatorul și circuitul de scădere	2h		
6. Proiectarea unui microprocesor – ALU.	2h		
7. VHDL. Proiectarea unui microprocesor. Latch-uri. Bistabile.	2h		
8. Proiectarea unui microprocesor . Circuite logice secvențiale - FSM.	2h		
9. Proiectarea unui microprocesor . Componente	2h		

secvențiale. Regiștrii. Numărătoare. SRAM			
10. Proiectarea unui microprocesor . Componente secvențiale. Calea de date	2h		
11. Proiectarea unui microprocesor . Componente secvențiale. Unitatea de control	4h		
12. Proiectarea unui microprocesor . Microprocesoare de uz general.	2h		

Bibliografie

- [1] Vincent P. Heuring, University of Colorado, Boulder, Harry F. Jordan, University of Colorado, Boulder, *Computer Systems Design and Architecture*, 2/E, ISBN-10: 0130484407, ISBN-13: 9780130484406, Publisher: Prentice Hall, Copyright: 2004.
- [2] Patterson & Hennessy, *Computer Organization and Design*, Revised Fourth Edition, 4th Edition, The Hardware/Software Interface, Print Book, Author(s) : Release Date: 06 Dec 2011, Imprint: Morgan Kaufmann, ISBN: 9780123747501
- [3] David A. Patterson, John L. Hennessy *ORGANIZAREA ȘI PROIECTAREA CALCULATOARELOR – INTERFAȚA HARDWARE / SOFTWARE*. Editura ALL 2002. ISBN 973-684-444-7.
- [4] Tom Shanley, Bob Colwell, *The Unabridged Pentium 4 IA32 Processor Genealogy* Publisher: Addison Wesley Pub Date: July 26, 2004 ISBN: 0-321-24656-X
- [5] Jon Stokes, *Inside the Machine*, NO STARCH PRESS, 2007, ISBN 978-1-59327-104-6.
- [6] David Harris, Sarah Harris - *Digital design and computer architecture* - Editura: Elsevier Science & Technology An aparitie:2007 Numar de pagini:592 pagini ISBN:9780123704979
- [7] <https://www.intel.com/content/www/us/en/products/programmable/fpga/cyclone-v.html>
- [8] <http://www.eed.usv.ro/~zagan>

Bibliografie minimală

- Patterson & Hennessy, *Computer Organization and Design*, Revised Fourth Edition, 4th Edition, The Hardware/Software Interface, Print Book, Author(s) : Release Date: 06 Dec 2011, Imprint: Morgan Kaufmann, ISBN: 9780123747501
- David A. Patterson, John L. Hennessy *ORGANIZAREA ȘI PROIECTAREA CALCULATOARELOR – INTERFAȚA HARDWARE / SOFTWARE*. Editura ALL 2002. ISBN 973-684-444-7.
- David Harris, Sarah Harris - *Digital design and computer architecture* - Editura: Elsevier Science & Technology An aparitie:2007 Numar de pagini:592 pagini ISBN:9780123704979
- <https://www.intel.com/content/www/us/en/products/programmable/fpga/cyclone-v.html>
- <http://www.eed.usv.ro/~zagan>

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatorilor reprezentativi din domeniul aferent programului

- Conținutul cursului și laboratorului este în concordanță cu conținutul disciplinelor similare de la programele de studiu Calculatoare de la alte universități din țară și străinătate.
- a. **Architecture des ordinateurs I. École polytechnique fédérale de Lausanne EPFL, (80%) Faculté Informatique et Communications IC.**
http://isa.epfl.ch/imoniteur_ISAP/litffichcours.htm?ww_i_matiere=1771839&ww_x_anneeAcad=2013-2014&ww_i_section=249847&ww_i_niveau=6683117&ww_c_langue=fr
- b. **Arhitectura sistemelor de calcul.** Specializarea: Calculatoare, Facultatea de Automatică și Calculatoare, Universitatea Tehnică “Gheorghe Asachi” din Iași (90%)
http://www.ace.tuiasi.ro/users/103/fd_Arhitectura%20sistemelor%20de%20calcul.pdf
- c. **Computer Systems Design and Architecture**, Dept. of Electrical, Computer, and Energy Engineering, Computer Engineering specialisation, University of COLORADO. (90%)
http://ecee.colorado.edu/academics/courses/ECEN_5503.html

10. Evaluare

Tip activitate	Criterii de evaluare	Metode de evaluare	Pondere din nota finală
Curs	Participarea activă în timpul cursurilor.	Evaluare continuă	10 %
	<ul style="list-style-type: none"> ➤ Însușirea elementelor teoretice legate de arhitectura calculatoarelor; ➤ Comunicarea excelentă a noțiunilor teoretice expuse la curs. ➤ Prezentarea noțiunilor legate de arhitectura calculatoarelor din bibliografia recomandată. 	Evaluare scrisă din noțiunile și problemele furnizate la curs.	40%
	<ul style="list-style-type: none"> ➤ Implementarea tuturor lucrărilor practice de laborator cât și a problemelor practice 	Evaluare continuă (prin metode orale și probe	50%
Laborator			

	suplimentare; ➤ Susținerea cu rezultate foarte bune a evaluării practice.	practice).	
--	---	------------	--

Standard minim de performanță

➤ Însușirea și comunicarea într-o formă lizibilă a elementelor teoretice de bază legate de arhitectura calculatoarelor, care să conducă la un răspuns corect la cel puțin 50 % dintre subiectele de examen. ➤ Cunoașterea soluțiilor alese pentru laborator și implementarea a 50 % din acestea. ➤ Cunoașterea utilizării mediului de dezvoltare Quartus Prime 18.0, implementarea și testarea aplicațiilor demonstrative. ➤ Realizarea lucrărilor de laborator și susținerea evaluării practice.
--

Data completării	Semnătura titularului de curs	Semnătura titularului de aplicație
23.09.2020		

Data avizării în departament	Semnătura directorului de departament
25.09.2020	

Data aprobării în consiliul facultății	Semnătura decanului
01.10.2020	