

Driving a Mobile Device using a Network of Intelligent Sensors

Cristian Andy TĂNASE

Abstract— The aim of the paper is to present the carrying out of an on-chip system (SOC) round about of an on-chip network (NOC) implemented on a FPGA structure. The hardware system is developed in order to control an autonomous mobile device that is able to search and track a mobile target detecting and avoiding all the obstacles in its route.

The control device consists mainly of two components: 1) Sensorial (Intelligent Sensors) for searching the target and for detection of the obstacles and 2) Informatic System that analyzes and control the information taken over from the sensors, recognizes the target, establishes the route to go on.

The sensorial component is made up of a great number of various sensors, especially selected and mounted, in order to obtain as much information as possible from these about the environment where the robot is moving.

The informatics component is carried out entirely on a reprogrammable device FPGA. The on-chip system (SoC) that is developed is practically a network of functional units that have to receive raw data from the sensors and to transform it in as much useful information as possible. For each sensor is designed an (intelligent) unit of this description. Because of the great number of sensors, these units are interconnected through an internal network (network on-chip NOC).

Index Terms— Systems on-chip (SoC), Network on-chip (NoC), Field Programmable Gate Array (FPGA), Intelligent Sensors Systems, Independent mobil devices, Fuzzy control.

I. INTRODUCERE

Un sistem cu senzori inteligenți are următoarele caracteristici de bază:

1. Sistemele cu senzori inteligenți sunt adaptive la mediu, optimizându-și performanța de detecție a senzorilor, consumul de energie și activitatea de comunicare;
2. Sistemele cu senzori inteligenți înregistrează datele și extrag informația, definită ca o măsură a felului în care data se potrivește peste modelele de informații predefinite sau învățate;
3. Sistemele cu senzori inteligenți prezintă câteva posibilități de autoeducare, cum ar fi: posibilitatea de determinare a funcționării “normale” sau “anormale” a proceselor interne, o verificare a calității acestora și re-boot-area lor;
4. Sistemele cu senzori inteligenți sunt reprogramabile prin intermediul porturilor de comunicație și permit accesul pentru a primi date, și a programa variabile la toate nivelele;
5. Sistemele cu senzori inteligenți nu numai că recunosc forme ci, au posibilitatea de predicție a evoluției acestora și pot genera concluzii credibile ale acestor predicții;

Cele cinci caracteristici definite mai sus reprezintă punctul de plecare în definirea unui senzor inteligent nod într-o rețea, în ideea integrării unui număr mare de senzori într-un sistem de control pentru producție, mentenanță, monitorizare sau proiectarea sistemelor. Senzorii inteligenți generează mai degrabă informație decât simple șiruri de date (informația: o cantitate numerică ce măsoară incertitudinea într-un rezultat a unui experiment ce va fi executat).

Pe măsură ce componentele electronice vor dispărea de pe cablajele imprimate și vor fi integrate într-un singur chip, vom putea vorbi de beneficii financiare uriașe și de creșteri semnificative ale performanțelor. Mai mult decât atât, implementarea pe verticală (3D) a sistemelor integrate va duce la o aglomerare din ce în ce mai mare a modulelor integrate pe aceeași suprafață de siliciu. În același timp, aceasta integrare 3D are efecte majore asupra performanțelor. Spre exemplu, creșterea segmentelor de interconectare se reflectă într-o creștere generală a latenței pe chip. În general se constată o schimbare a viziunii în proiectarea circuitelor integrate cu toate consecințele rezultate: întâzieri și lățimi de bandă afectate, suprafața de siliciu, consumul de energie, toleranța la defecte, metode de proiectare și verificare CAD [1, 2].

Complexitatea crescândă a sistemelor on-chip (SoC) multiprocesor, face necesară o revizuire a tehnicilor de comunicație on-chip. Stații wireless, TV de înaltă definiție, telefonie mobilă și multe alte dispozitive de complexitate mare, sunt numai câteva aplicații care s-au dezvoltat datorită sistemelor multiprocesor SoC. În astfel de chip-uri constrângerile legate de performanțe, consumul de energie, fiabilitate, cost și toleranțe la erori sunt extrem de severe. Implementarea și dezvoltarea efectivă a unei rețele on-chip, necesită un întreg set de dispozitive dedicate ce alcătuiesc infrastructura cât și de un set de tehnici și metode de legătură. Spre exemplu, NoC necesită switch-uri, routere și protocoale de comunicație [3, 4].

În cel mai scurt timp, implementarea rețelelor pe chip vor fi lucruri cât se poate de obișnuite. Datorită complexității SoC, acestea vor fi strict necesare în implementarea comunicațiilor între diferite dispozitive pe chip. Conceptul de bază este de a comunica în interiorul chip-ului în același mod în care mesajele sunt transmise astăzi pe Internet [3]. Mai nou, cercetătorii lucrează la proiectarea sistemelor SoC multi-nucleu, în jurul diferitelor structuri de interconectare provenind de la arhitecturile de calcul paralel. O altă direcție de dezvoltare este aceea de construcție personalizată a interconexiunilor între diferite arhitecturi. Există diferite topologii de rețea NoC, propuse de diferite grupuri de cercetători: un tip de interconectare mesh, numit Cliche, o alta topologie bazată pe modelul butterfly, un model

octogon sau pur și simplu, iregular. O caracteristică importantă a arhitecturilor NoC este aceea ca ea trebuie să funcționeze independent față de elementele de procesare sau de memorare. Acest lucru permite proiectanților să optimizeze mediul de comunicație independent de funcționalitatea sa generală, folosind diferite niveluri de abstractizare. Privind un sistem SoC complex, ca o micro-rețea de blocuri multiple, proiectanții pot împrumuta modele și tehnici din domeniul rețelelor de calculatoare sau a procesării paralele a informației și să le aplice metodologiei de proiectare SoC. Microrețeaua trebuie să fie eficientă din punct de vedere energetic, să asigure o lățime de bandă corespunzătoare astfel încât ea să nu constituie o limitare (bottle-neck) pentru întregul sistem [5, 6, 7].

Pentru a deveni viabile, rețelele NoC necesită suport dat de instrumentele CAD cu librării specializate, instrumente de mapare și sinteza FPGA. Cele existente cum ar fi STBus și AETHEREAL sunt destul de slab dezvoltate. Acest lucru reprezintă o oportunitate pentru dezvoltările viitoare în domeniul NoC-chip-design. Se pot importa pentru rețelistica SoC, diferite metode de simulare sau instrumente existente pentru diferite nivele de abstractizare. Librăriile NoC includ switch-uri, routere, link-uri și interfețe, dând proiectanților componente flexibile de îmbinare a procesoarelor și a sistemelor de memorie [5, 8].

II. DISPOZITIV MOBIL CONDUS DE O REȚEA ON-CHIP DE SENZORI INTELIGENȚI

Dispozitivul este compus, în principal, din două componente: 1) SENZORIALĂ (SENZORI INTELIGENȚI) de căutare a țintei și detecția obstacolelor; 2) INFORMATICĂ de determinare a țintei, stabilire a traseului de urmat, analiza și controlul informațiilor preluate de la senzori. Componenta senzorială este alcătuită dintr-un număr mare de senzori de diferite tipuri, special selectați și montați astfel încât să obțină o cantitate cât mai mare de informație de la aceștia. Componenta informatică este realizată în întregime pe un dispozitiv reprogramabil FPGA. Sistemul on-chip (SoC) realizat este practic o rețea de unități funcționale ce au rolul de a recepționa date brute de la senzori și de a le transforma în cât mai multă informație utilă. Fiecărui sensor îi este dedicat o unitate (inteligentă) de acest fel. Datorită numărului mare de senzori, unitățile dedicate lor sunt interconectate printr-o rețea internă (NoC). Această rețea prezintă anumite caracteristici, cum ar fi: un protocol dedicat, un sistem de switch-uri, rutere și interfețe de rețea, mecanisme de detecție și corecție a erorilor, protocoale de rutare a mesajelor în funcție de prioritățile lor. Mai există implementat pe cip, un modul principal de decizie, construit în jurul unei arhitecturi MIPS. Acesta are rolul de a prelua informația trimisă de senzori inteligenți și unitatea de căutare a țintei și de a lua decizii în cazul în care ele nu pot fi luate la nivelul acestora.

Unitățile funcționale sunt:

- modul de căutare a țintei, implementat ca și un automat asincron ce balează senzorii IR dispuși în cerc (simulează funcționarea unui radar), filtrează datele venite de la aceștia și trimite informația despre direcția sursei către celelalte module prin intermediul rețelei;
- un modul de detecție a obstacolelor aflate la distanțe mai mari de un metru, implementat ca și un automat ce accesează senzorii ultrasonici, obține date de la aceștia, le

prelucrează și trimite informația despre eventuale obstacole către celelalte module;

- un modul de detecție a obstacolelor aflate la distanțe mai mici de un metru, cum ar fi pereți sau mobilier, implementat ca și un automat ce accesează senzorii IR Sharp, obține date de la aceștia, le prelucrează și trimite informația către celelalte module în vederea păstrării unei distanțe corespunzătoare față de acestea;

- un modul de comandă a motoarelor, implementat în jurul unui procesor pe 16 biți (UC16), ce preia comenzile venite prin rețea și generează un semnal PWM pentru comanda acestora, făcând în același timp o trecere lentă prin zero (în cazul unei comenzi inverse) pentru a nu le supraîncărca;

- modul principal implementat în jurul unei arhitecturi MIPS (pipeline), care are rolul de a prelua toate informațiile venite de la module și a determina traiectoria de urmat către țintă cu ocolirea obstacolelor, folosind tehnici fuzzy. Acest modul se "activează" atunci când comenzile venite de la senzori sunt contradictorii, el comportându-se ca un arbitru.

- switch-urile sunt folosite la direcționarea pachetelor prin rețea;

- interfața de rețea (NI) preia pachetele din rețea și le transformă în date disponibile pentru fiecare modul în parte. Ele nu sunt neapărat identice, ci sunt adaptate pentru interfațarea cu fiecare modul în parte.

Schema de principiu a dispozitivului de comandă este prezentată în Figura 1. Nivelele implementate ale aplicației sunt prezentate în Figura 2.

De asemenea se pot folosi dispozitive auto-reconfigurabile ce-și pot modifica arhitectura de calcul și cea de comunicație inter-senzorială pentru o eficiență sporită a puterii de calcul cât și a densității de programare.

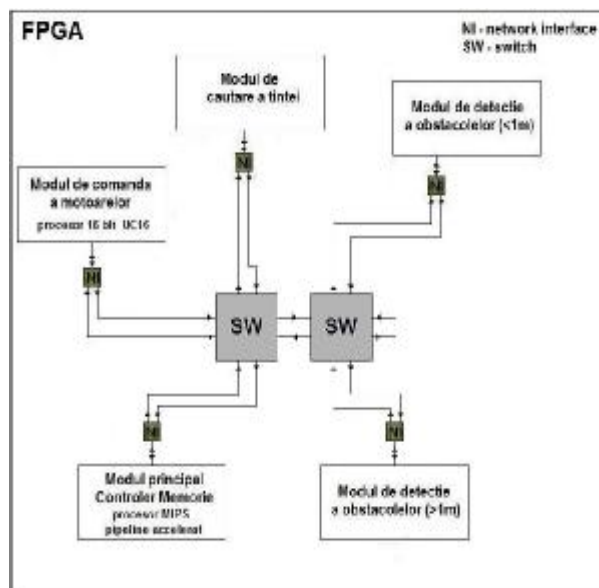


Figura 1. Rețeaua internă de senzori inteligenți.

Datorită complexității SoC, rețelele pe cip vor fi strict necesare în implementarea comunicațiilor între diferite dispozitive pe cip. Conceptul de bază este de a comunica în interiorul cipului în același mod în care mesajele sunt transmise astăzi pe Internet.

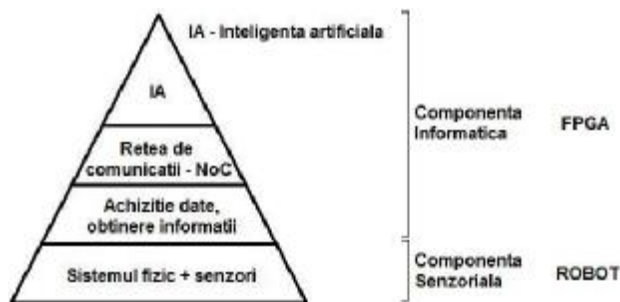


Figura 2. Arhitectura de bază a aplicației.

La fel și sistemele independente dotate cu inteligență artificială și cu un sistem masiv senzorial vor fi obligate să-și regândească sistemul de comunicații între blocurile funcționale. Arhitecturile NoC pot fi o soluție la aceste probleme [9].

III. STRUCTURA MECANICĂ PROIECTATĂ

S-a optat pentru o structură mecanică de tip sașiu, având baza un dreptunghi cu lungimea $L = 70\text{cm}$, lățimea $l = 50\text{cm}$ și înălțimea $h = 70\text{cm}$. Acest cadru se sprijină pe un sistem de trei roți dintre care două motoare și una liberă pivotantă, Figura 3.

Dimensionarea sașiului s-a făcut astfel ca pe acesta să poată fi amplasate toate componentele mecanice, electrice, electronice, microcontrolere, sistemul de senzori și sursa de alimentare – baterie de 12V, 60 Ah.

Ca material de construcție pentru sașiu s-a ales oțel laminat L35.

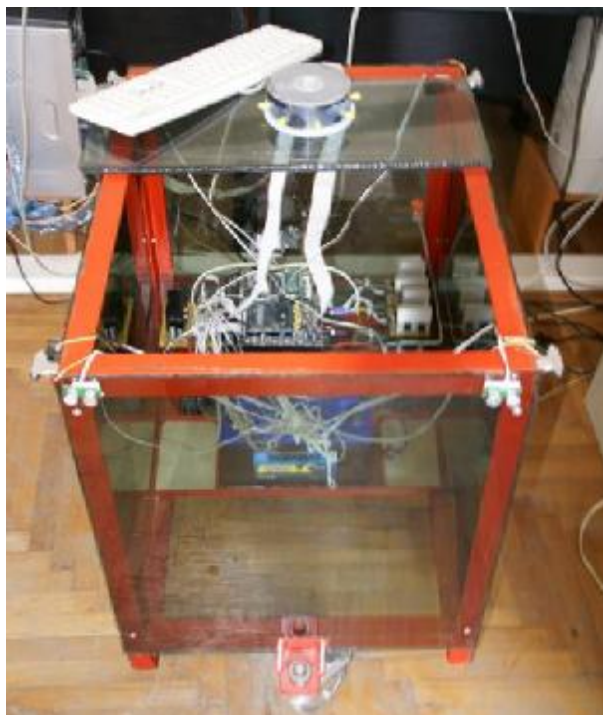


Figura 3. Robot autonom de urmărire a țintei.

IV. REȚEAUA SENZORIALĂ

Componenta senzorială este alcătuită dintr-un număr mare de senzori de diferite tipuri, special selectați și montați astfel încât să se obțină o cantitate cât mai mare de informație de la aceștia. Sunt: senzori IR, cu care se localizează o țintă IR; senzori ultrasonici de detecție a obstacolelor mari aflate la distanțe mai mari de 1m; senzori optici pentru evitarea ciocnirii cu obstacolele mici și de păstrare a unei anumite distanțe față de pereți. Mai există și senzori cu efect Hall de menținere a direcției. Componenta informatică este realizată în întregime pe un dispozitiv reprogramabil FPGA. Sistemul on-chip (SoC) realizat este, practic, o rețea internă (NoC) de unități funcționale ce au rolul de a recepționa date brute de la senzori și de a le transforma în cât mai multă informație utilă. Fiecărui senzor îi este dedicată o unitate inteligentă de acest fel.

Poziționarea senzorilor pe dispozitivul mobil este prezentată în Figura 4. Este o vedere de sus a robotului și a modului de plasare a senzorilor. Senzorii IR sunt dispuși circular ca în figură. Aceștia au rolul de a scana întreaga zonă pe o rază de 8m-10m, în căutarea unei surse IR. Senzorii ultrasonici sunt dispuși pe laturile cadrului metalic al robotului și sunt folosiți la detecția obstacolelor aflate la distanțe mai mari de 1m. Al treilea tip de senzori sunt optici și sunt localizați pe colțurile platformei mobile. Scopul lor este acela de a asigura o manevrabilitate corespunzătoare a robotului, mai ales în manevrele de rotire când colțurile sunt cele mai vulnerabile la lovirea de pereți.

Practic senzorii inteligenți sunt alcătuiți din senzori și unitățile funcționale dedicate și implementate în FPGA. Datorită numărului mare de unități funcționale, acestea sunt conectate între ele prin intermediul unei rețele interne (Network on Chip - NoC). Această rețea prezintă anumite caracteristici, cum ar fi: un protocol dedicat, un sistem de switch-uri și interfețe de rețea, mecanisme de detecție și corecție a erorilor, protocoale de rutare a mesajelor în funcție de prioritățile lor. Mai există, implementat pe cip, un modul principal de decizie, în funcție de informația primită prin rețea de la senzori, și de determinare a traseului urmărit. Principalele probleme ce trebuie rezolvate constau în:

- stabilirea numărului și tipurilor de senzori necesari;
- realizarea echipamentului electronic de alimentare și interfațare între sistemul senzorial și cel informatic;
- proiectarea arhitecturii SoC, arhitecturii NoC și determinarea caracteristicilor acestora;
- implementarea pe dispozitivul FPGA a arhitecturii SoC;
- implementarea pe dispozitivul FPGA a arhitecturii NoC și realizarea conexiunilor între blocurile funcționale ale SoC (switch-uri).

Ținta este o sursă IR căutată cu ajutorul unui radar IR alcătuit din 8 senzori dispuși echidistant pe circumferința unui cerc. În momentul când se determină direcția țintei, robotul se orientează și se îndreaptă către aceasta. La apariția unui obstacol, algoritmul de detecție și ocolire a obstacolelor se activează, după care ținta este căutată din nou.

V. MODULUL INFORMATIC DE DETERMINARE A ȚINTEI, STABILIREA TRASEULUI MOTOARELOR CONDUCĂTOARE, ANALIZA ȘI CONTROLUL INFORMAȚIILOR PRELUATE DE LA SENZORI

Fiecărui senzor îi este dedicată o unitate funcțională care este de fapt un automat ce accesează senzorul dedicat și citește datele generate de acesta. Automatele au câteva caracteristici specifice sistemelor cu senzori inteligenți. Ele sunt adaptive la mediu, în sensul că își optimizează activitatea de detecție și comunicare în funcție de cerințele mediului. Spre exemplu automatul de căutare a țintei, în caz că ținta nu este găsită, comandă robotul să facă o mișcare de rotație de 30°, în încercarea de a o găsi. Dacă nici acum nu este găsită ținta, robotul de oprește. Un alt exemplu ar fi acela că automatele de detecție a obstacolelor determină și distanța până la acestea forțând, în funcție de aceasta, o rotație mai lentă sau mai rapidă a motoarelor. O altă caracteristică este aceea că datele sunt înregistrate, filtrate iar rezultatul este doar informație utilă.

Arhitectura NoC constă dintr-o rețea stea de switch-uri (Figura 5). Blocurile funcționale au intrarea de date legată la un switch iar ieșirea este legată la switch-ul adiacent. Aceste unități funcționale sunt diferite din punct de vedere arhitectural și funcțional, în funcție de tipul senzorului pe care-l controlează. Din acest motiv sunt necesare blocuri de interfață cu rețeaua.

Unul din blocurile funcționale este rezervat pentru un modul principal de decizie. Acesta se activează doar în situațiile "delicate" când sunt întâlnite mai multe obstacole în direcții diferite. Decizia traseului de urmat se ia în funcție de informația primită de la modulele de senzori inteligenți, folosind un sistem fuzzy de calcul ce urmărește spațiul liber dintre obstacole. Acest modul este construit în jurul unui procesor MIPS pe care este implementat algoritmul fuzzy.

Într-un alt bloc resursă este implementată o unitate de comandă a motoarelor, în jurul unui procesor UC16. Acesta primește comanda fie de la modulul principal, fie de la oricare alt modul și activează motoarele prin generarea unui semnal PWM. Trecerea prin zero (la comanda motoarelor) se face lent, pentru a nu le suprasolicita.

Unitatea de căutare a țintei prezintă două automate ce lucrează împreună: de scanare și de citire a senzorilor. Automatul de scanare activează pe rând fiecare receptor IR. În funcție de semnalul dat de receptorii IR, automatul de citire a senzorilor determină poziția țintei (după un proces de filtrare a datelor) și generează un mesaj către unitatea de interfațare cu rețeaua care, la rândul ei, trimite un pachet de comandă către unitatea de comandă a motoarelor. De asemenea pachetul poate fi citit de către toate modulele de pe rețea. Acest pachet are prioritatea minimă.

Cele două unități de detecție a obstacolelor sunt asemănătoare. Diferă doar automatele de activare a senzorilor și de citire a lor. În cazul detecției obstacolelor la distanță mai mare de un metru automatul generează rafale de opt impulsuri cu o frecvență determinată pentru activarea senzorilor ultrasonici. Aceștia răspund cu un semnal treaptă de lungime diferită în funcție de distanța până la obstacol.

Acest semnal treaptă este recepționat de un alt bloc "numărător", care determină lungimea lui. Astfel se poate estima cu o precizie bună distanța până la obstacol. Se generează un pachet de comandă a motoarelor care sunt activate în funcție de distanță: mai rapid sau mai lent.

În cazul detecției obstacolelor la distanță mai mică de un metru automatul generează un tren de impulsuri cu o frecvență prestabilită pentru activarea senzorilor optici. Răspunsul acestora este serial pe semnalul ceas trimis. Cuvântul serial recepționat este direct proporțional cu distanța până la obstacol. La fel, se generează un pachet de comandă a motoarelor care sunt activate în funcție de distanță: mai rapid sau mai lent.

Fiecare modul are o adresă unică în cadrul rețelei și este conectat la switch-uri prin intermediul interfeței de rețea. În Figura 5 este prezentată schema rețelei de senzori inteligenți implementată on-chip.

Întregul modul informatic este implementat pe un circuit FPGA și este compus din șase blocuri funcționale (Figura 5). Fiecare modul are o anumită prioritate pe care switch-urile o iau în calcul la tratarea pachetelor în caz de conflict. Prioritatea maximă o are modulul principal (P0), iar cea minimă o are modulul de căutare țintă (P3).

Modul	Prioritate	Adresa
Modul senzori de căutare țintă	P3	A0
Modul senzori de detecție obstacole > 1m	P2	A1
Modul senzori de detecție obstacole < 1m	P1	A2
Modul principal (prelucrare numerică, urmărire țintă, selectare traseu optim,...)	P0	A3
Modul comandă motoare Switch-uri (handler de mesaje)		A4

Tabel 1. Prioritățile și adresele modulelor.

Modulele senzori și modulul principal generează mesaje a căror prioritate sunt menționate în partea dreaptă (Tabel 1). Adresele fiecărui modul sunt notate în ultima coloană a tabelului. Modulul cu adresa inferioară trimite mesaje către toate modulele cu adrese superioare. Adresa inferioară este A0 și este asignată modulului de detecție a țintei, iar cea superioară este A4 pentru modulul de comandă a motoarelor. În acest mod se asigură o informare permanentă a modulelor din rețea asupra situației existente.

Am ales o modalitate de rutare statică, fără coliziuni, bazată pe slot-uri. Fiecare switch prezintă patru ieșiri și patru intrări (buffer-ate). Acestea sunt notate cu O0-O3, respectiv I0-I3. De asemenea switch-ul mai conține și un bloc logic de rutare. Acesta conține o tabelă de rutare cu șase rânduri (șase slot-uri) și patru coloane (patru ieșiri). Tabele cu slot-uri corespunzătoare celor două switch-uri sunt prezentate în Figura 6.

Matricea de rutare este pilotată de un numărator modulo 6. Ea activează semnalele DIR și P pentru a deschide traseele de rutare.

Regula de trimitere a pachetelor este următoarea: modulul cu prioritatea cea mai mică trimite pachete către toate modulele cu prioritate superioară, inclusiv modulului de comandă a motoarelor. Din această regulă și din tabelul 6-1

s-au realizat tabelele cu slot-uri 6-2 și 6-3. Mesajul circulă în mod pipeline de la sursă la destinație.

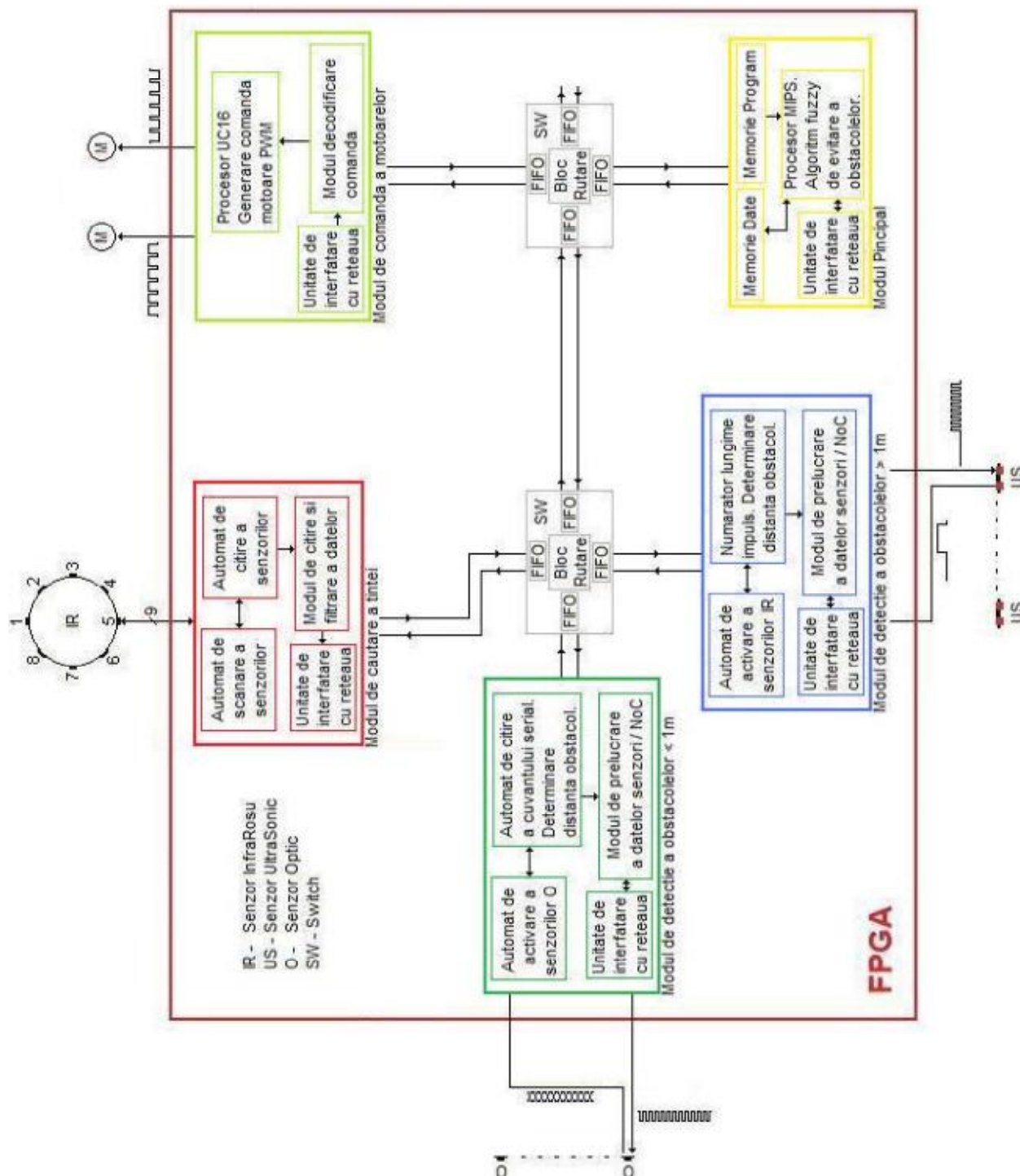


Figura 5. Rețeaua de senzori inteligenți

Raportându-ne la adresele modulelor, rezultă următoarele trasee ale mesajelor: A0 → A1, A0 → A2, A0 → A3, A0 → A4, A1 → A2, A1 → A3, A1 → A4, A2 → A3, A2 → A4, A3 → A4.

Schema de dirijare a pachetelor prin switch-uri și

activarea slot-urilor este prezentată în Figura 7.

Fiecare modul procesează datele independent de celelalte module realizând un model de calcul paralel. Modulele sunt informate în permanență de situația prezentă din rețea prin intermediul pachetelor trimise. Acestea pot lua decizii separat în funcție de această situație.

	O0	O1	O2	O3		O0	O1	O2	O3
S0		I0		I2	S1	I2		I1	
S1			I0	I1	S2	I1			
S2			I1	I0	S3	I1			
S3			I1	I0	S4	I2		I1	
S4			I0	I1	S5			I1	
S5		I0		I2	S0	I1			

Figura 6. Tabela de slot-uri (SW1 and SW2).

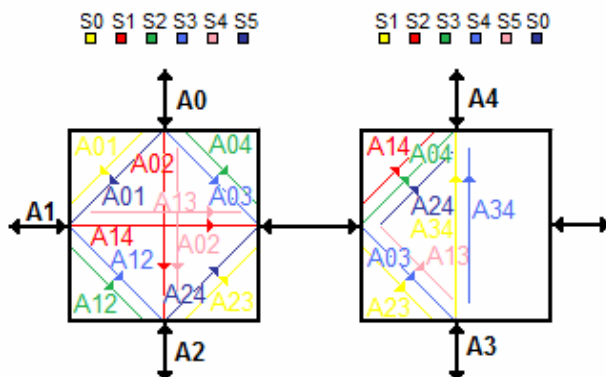


Figura 7. Schema de distribuție a pachetelor în switch-uri.

VI. STRATEGIA DE NAVIGARE

Tehnica folosită, bazată pe algoritmul de "propagare înapoi", permite optimizarea on-line a parametrilor sistemelor fuzzy, prin minimizarea unor funcții de cost. Întreg algoritmul este implementat în modulul principal, în procesorul MIPS.

Se folosește o strategie reactivă de navigare, ce implică detectarea unui spațiu fără coliziuni și urmărirea țintei, inspirată din comportamentul uman (care constă în detectarea unui spațiu liber în timp ce caută ținta). Navigarea este obținută prin detectarea mijlocului valabil din spațiul liber când robotul trece printr-un mediu dezordonat și se bazează complet pe informațiile senzoriale. Detectarea unui spațiu fără coliziuni este construit cu un STFIS care controlează viteza unghiulară ω și viteza liniară v a robotului mobil. Variabilele ω și v sunt calculate în permanență de modulele de senzori inteligenți implicate, iar rețeaua este informată în permanență cu valorile lor.

Structura unui FIS este compusă din funcții membre triunghiulare cu scopul de a extrage și a reprezenta ușor rezultatele finale. Astfel, valorile de ieșire y (ω sau v) sunt date de relația:

$$y = \frac{\sum_{i=1}^n w_i \times a_i}{\sum_{i=1}^n a_i}$$

a_i sunt valorile de adevăr pentru fiecare componentă și w_i greutatea aferentă acestora.

Arhitectura de studiu este reprezentată în Figura 8.

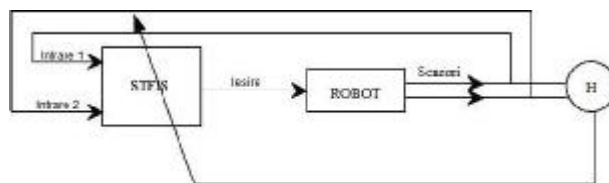


Figura 8. Arhitectura simplificată a unui sistem de conducere STFIS.

VII. CONCLUZII

A fost dezvoltată o metodă de navigare într-un mediu necunoscut, care se bazează pe prelucrarea informațiilor venite de la un număr mare de senzori, spre deosebire de aplicațiile asemănătoare în care senzorii de ghidare erau într-un număr limitat. Aplicația are la bază combinarea comportamentelor elementare obținute cu ajutorul raționamentelor vagi și de sistem FIS.

O altă contribuție importantă adusă este implementarea unei rețele on-chip de topologie stea. Avantajul acestui model de rețea este că oferă o siguranță sporită în transmisia pachetelor, neexistând situații de congestie a traficului de date.

Având în vedere necesitatea realizării unui algoritm de căutare, recunoaștere și urmărire a unei ținte, am conceput și realizat unul în vederea rezolvării problemei de navigare a unui robot într-un spațiu necunoscut. Algoritmul este implementat pe platforma MIPS și prelucrează informația recepționată de la modulele de senzori inteligenți prin intermediul rețelei on-chip.

REFERINȚE

- [1] Rajesh Gupta, On-chip networks, IEEE Design&Test of Computers, September-October 2005
- [2] Christophe Bobda, Ali Ahmadinia, Dynamic Interconnection of Reconfigurable Modules on Reconfigurable Devices, IEEE Design&Test of Computers, September-October 2005
- [3] Andre Ivanov, Giovanni De Micheli, The Network-on-Chip Paradigm in Practice and Research, IEEE Design&Test of Computers, September-October 2005
- [4] Javier Resano, Daniel Mozos, A Reconfiguration Manager for Dynamically Reconfigurable Hardware, IEEE Design&Test of Computers, September-October 2005
- [5] Partha Pratim Pande, Cristian Grecu, Andre Ivanov, Design, Synthesis, and Test of Networks on Chips, IEEE Design&Test of Computers, September-October 2005
- [6] Se-Joong Lee, Kangmin Lee, Hoi-Jun Yoo, Analysis and Implementation of Practical, Cost-Effective Networks on Chips, IEEE Design&Test of Computers, September-October 2005
- [7] Kangmin Lee, Se-Joong Lee, Donghyun Kim, Kwanho Kim, Gawon Kim, Joungho Kim, Hoi-Jun Yoo, Networks-on-chip and Networks-in-Package for High-Performance SoC Platforms, Dept. of Electrical Engineering, Korea Advanced Institute of Science and Technology (KAIST), Daejeon, Korea
- [8] Srinivasan Murali, Theocharis Theocharides, N. Vijaykrishnan, Mary Jane Irwin, Analysis of Error Recovery Schemes for Networks on Chips, IEEE Design&Test of Computers, September-October 2005
- [9] Cristian Andy Tănase, Stefan Gheorghe Pentiu, Adrian Graur, On-Chip Network of Intelligent Sensors for Controlling a Mobile Robot in an Environment with Obstacles, The Ninth International Conference on Multimodal Interfaces (ICMI 2007) November 12-15, 2007- Nagoya, Japan, pp. 51-54