

FIȘA DISCIPLINEI (licență)

1. Date despre program

Instituția de învățământ superior	Universitatea „Ștefan cel Mare” din Suceava
Facultatea	Inginerie Electrică și Știința Calculatoarelor
Departamentul	Calculatoare, Electronică și Automatică
Domeniul de studii	Inginerie electronică, telecomunicații și tehnologii informaționale
Ciclul de studii	Licență
Programul de studii	Rețele și software de telecomunicații

2. Date despre disciplină

Denumirea disciplinei	ARHITECTURA MICROPROCESOARELOR				
Titularul activităților de curs	ș.l. dr. ing. Zagan Ionel				
Titularul activităților aplicative	dr. ing. Ciobanu Elena				
Anul de studiu	III	Semestrul	6	Tipul de evaluare	E
Regimul disciplinei	Categorია formativă a disciplinei DF - fundamentală, DD - în domeniu, DS - de specialitate, DC – complementară				DD
	Categorია de opționalitate a disciplinei: DI - impusă, DO - opțională, DF - facultativă				DI

3. Timpul total estimat (ore alocate activităților didactice)

I a) Număr de ore pe săptămână	5	Curs	2	Seminar		Laborator	2	Proiect	1
I b) Totalul de ore pe semestru din planul de învățământ	70	Curs	28	Seminar		Laborator	28	Proiect	14

II Distribuția fondului de timp pe semestru:	ore
II a) Studiul după manual, suport de curs, bibliografie și notițe	17
II b) Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren	17
II c) Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri	10
II d) Tutoriat	8
III Examinări	3
IV Alte activități (precizați):	17

Total ore studiu individual II (a+b+c+d)	52
Total ore pe semestru (Ib+II+III+IV)	125
Numărul de credite	5

4. Precondiții (acolo unde este cazul)

Curriculum	• Analiza și sinteza circuitelor
Competențe	•

5. Condiții (acolo unde este cazul)

Desfășurare a cursului	• PC, videoproiector	
Desfășurare aplicații	Seminar	•
	Laborator	• laborator dotat cu minim 12 calculatoare PC având mediul de dezvoltare Quartus Prime 18.0 , PC – minim P4@2,4GHz, 512MB RAM, 40GB HDD, CD-ROM, Monitor 17” TFT; 12 x Sistem de dezvoltare cu FPGA SE1-SOC ; Imprimantă laser – HP 1100; Osciloscop Promax 20MHz; Osciloscop Metrix 100MHz; Generatoare semnal Thurlby-Thandar TG230, 2 MHz; Stații de lipit termostatare SL 20, SL 30; Aparat de măsură; Switch cu 16 porturi; Scule, accesorii rețea; diverse, ghid de lucrări practice în format electronic.
	Proiect	•

6. Competențe specifice acumulate

Competențe profesionale	C3. Aplicarea cunoștințelor, conceptelor și metodelor de bază privitoare la arhitectura sistemelor de calcul, microprocesoare, microcontrolere, limbaje și tehnici de programare. C4. Elaborarea specificațiilor tehnice, achiziția, instalarea și exploatarea echipamentelor de comunicații, fixe și mobile, precum și planificarea, configurarea și integrarea serviciilor de telecomunicații și elemente de securitatea informației
Competențe transversale	

7. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

Obiectivul general al disciplinei	<ul style="list-style-type: none"> • Prezentarea principalelor aspecte teoretice și practice legate de arhitectura, proiectarea și utilizarea sistemelor cu microprocesoare. • Cunoașterea arhitecturii sistemelor cu microprocesoare. • Învățarea și aprofundarea cunoștințelor referitoare la caracteristicile principale ale celor 4 subsisteme constitutive (UCP, memoria, intrare/ieșire, magistralele de comunicație). • Învățarea aspectelor de bază privind modul de programare și de proiectare, utilizând limbajul de proiectare hardware VHDL, a unui sistem cu microprocesor (arhitectură simplă). • Cunoașterea modului de utilizare optimă a resurselor unui sistem cu microprocesor. • Dezvoltarea capacităților de evaluare a diferitelor arhitecturi de sisteme bazate pe microprocesoare. • Promovarea utilizării competențelor dobândite pentru dezvoltarea unor teme de casă pe grupuri de studenți.
-----------------------------------	---

8. Conținuturi

Curs	Nr. ore	Metode de predare	Observații
<ul style="list-style-type: none"> • Introducere <ul style="list-style-type: none"> ➤ Scurt istoric ➤ Definiții, notații și termeni de bază ➤ Aritmetica în sistemele de calcul ➤ Arhitectura calculatoarelor din punctul de vedere al programatorului ➤ Arhitectura calculatoarelor din punctul de vedere al arhitectului ➤ Arhitectura calculatoarelor din punctul de vedere al proiectantului ➤ Procesorul: arhitecturi CISC și RISC ➤ Memoria ➤ Intrare/ ieșire ➤ Interconectarea (magistralele) ➤ Cadrul tehnologic al evoluției calculatorului numeric 	4h	Expunerea, prelegerea-dezbatere, demonstrația	
<ul style="list-style-type: none"> • Proiectarea și implementarea procesorului SRC – ISA <ul style="list-style-type: none"> ➤ Clasificarea calculatoarelor și a instrucțiunilor ➤ Tipuri și clase de seturi de instrucțiuni: RISC și CISC ISA ➤ O descriere informală a unui calculator RISC simplu – notat în continuare SRC 	6h	Expunerea, prelegerea-dezbatere, demonstrația	
<ul style="list-style-type: none"> • Proiectarea și implementarea procesorului SRC – calea de date <ul style="list-style-type: none"> ➤ Procesul de proiectare ➤ Microarhitectura SRC pentru o magistrală. ➤ Implementarea căii de date - Data Path Implementation ➤ Proiectarea logică pentru SRC cu o magistrală ➤ Unitatea de control 	6	Expunerea, prelegerea-dezbatere, demonstrația	
<ul style="list-style-type: none"> • Proiectarea procesoarelor cu 2 sau 3 magistrale <ul style="list-style-type: none"> ➤ Procesul de inițializare (The Machine Reset Process) 	3h	Expunerea, prelegerea-dezbatere,	

<ul style="list-style-type: none"> ➤ Excepțiile UCP. ➤ Microprogramarea 		demonstrația	
<ul style="list-style-type: none"> • Unitatea aritmetică și unitatea de calcul ➤ Sistemele de numerație ➤ Aritmetica în virgulă fixă ➤ Aspecte seminumerice în proiectarea ALU ➤ Aritmetica în virgulă flotantă 	2h	Expunerea, prelegerea-dezbatere, demonstrația	
<ul style="list-style-type: none"> • Proiectarea sistemului de memorie ➤ Introducere ➤ Structura RAM : Celule și cipuri ➤ Module și plăci de memorie 	2h	Expunerea, prelegerea-dezbatere, demonstrația	
<ul style="list-style-type: none"> • Ierarhia memoriei ➤ Memoria cache ➤ Memoria virtuală ➤ Memoria ca subsistem a unui calculator. Exemple de implementări pentru arhitecturi CISC și RISC. 	2h		
<ul style="list-style-type: none"> • Intrările și ieșirile ➤ Subsistemul de intrare/ieșire ➤ Transferul I/O sub controlul programelor ➤ Transferul I/O prin intreruperi ➤ Accesul direct la memorie (DMA) ➤ Controlul erorilor și schimbarea formatelor de date 	3h	Expunerea, prelegerea-dezbatere, demonstrația	

Bibliografie

- GĂITAN Nicoleta Cristina, Arhitectura sistemelor de calcul: aplicații teoretice și practice – București: Matrix Rom, 2019, 253 pagini, ISBN: 978-606-25-0483-0
- Vincent P. Heuring, University of Colorado, Boulder, Harry F. Jordan, University of Colorado, Boulder, Computer Systems Design and Architecture, 2/E, ISBN-10: 0130484407, ISBN-13: 9780130484406, Publisher: Prentice Hall, Copyright: 2004.
- Patterson & Hennessy, Computer Organization and Design, Revised Fourth Edition, 4th Edition, The Hardware/Software Interface, Print Book, Author(s) : Release Date: 06 Dec 2011, Imprint: Morgan Kaufmann, ISBN: 9780123747501
- David A. Patterson, John L. Hennessy ORGANIZAREA ȘI PROIECTAREA CALCULATOARELOR – INTERFAȚA HARDWARE / SOFTWARE. Editura ALL 2002. ISBN 973-684-444-7.
- Tom Shanley, Bob Colwell, The Unabridged Pentium 4 IA32 Processor Genealogy Publisher: Addison Wesley Pub Date: July 26, 2004 ISBN: 0-321-24656-X
- Jon Stokes, Inside the Machine, NO STARCH PRESS, 2007, ISBN 978-1-59327-104-6.
- David Harris, Sarah Harris - Digital design and computer architecture - Editura: Elsevier Science & Technology An aparitie:2007 Numar de pagini:592 pagini ISBN:9780123704979
- Sivarama P. Dandamudi, Fundamentals Of Computer Organization and Design, Springer 2004, ISBN 0-387-95211-X
- Milles J. Murdocca, Vincent P. Heuring. PRINCIPLES OF COMPUTER ARCHITECTURE. Prentice Hall 2000. ISBN 0-201-43664-7
- Morris Mano, Charles Kime - Logic and Computer Design Fundamentals, 4/E, ISBN-10: 013198926X, SBN-13: 9780131989269 Publisher: Prentice Hall, Copyright: 2008
- Vasile GĂITAN ARHITECTURA SISTEMELOR DE CALCUL, Editura UNIVERSITĂȚII SUCEAVA ISBN 973-98389-9-5, 1998
- Andy TĂNASE, Vasile GĂITAN - FAMILIA DE PROCESOARE PENTRU PRELUCRAREA NUMERICĂ A SEMNALELOR ADSP-21XX. MATRIX ROM BUCUREȘTI 2002 ISBN: 973-685-356-X.
- Glenn A. Gibson. COMPUTER SYSTEM. CONCEPTS AND DESIGN. Prentice Hall 1991. ISBN 0-13-161811.
- Kai Hwang. ADVANCED COMPUTER ARCHITECTURE. PARALLELISM, SCALABILITY, PROGRAMMABILITY. McGraw Hill 1993. ISBN 0-07-113342-9.
- www.intel.com *** INTEL CATALOAGELE PENTIUM PRO I, II și III. (accesare 2021)
- W. Stallings, "Computer Organization and Architecture," 10th Edition, ISBN: 978-0134101613, 2015.
- Ionel ZAGAN, Contribuții la dezvoltarea sistemelor de operare în timp real cu funcții implementate în hardware, Editura UNIVERSITĂȚII SUCEAVA ISBN 978-973-666-513-4, 2018

Bibliografie minimală

- GĂITAN Nicoleta Cristina, Arhitectura sistemelor de calcul: aplicații teoretice și practice – București: Matrix Rom, 2019, 253 pagini, ISBN: 978-606-25-0483-0
- Vincent P. Heuring, University of Colorado, Boulder, Harry F. Jordan, University of Colorado, Boulder, Computer Systems Design and Architecture, 2/E, ISBN-10: 0130484407, ISBN-13: 9780130484406, Publisher: Prentice Hall, Copyright: 2004.
- Patterson & Hennessy, Computer Organization and Design, Revised Fourth Edition, 4th Edition, The

Hardware/Software Interface, Print Book, Author(s) : Release Date: 06 Dec 2011, Imprint: Morgan Kaufmann, ISBN: 9780123747501

- David A. Patterson, John L. Hennesey ORGANIZAREA ȘI PROIECTAREA CALCULATOARELOR – INTERFAȚA HARDWARE / SOFTWARE. Editura ALL 2002. ISBN 973-684-444-7.
- <https://www.intel.com/content/www/us/en/products/programmable/fpga/cyclone-v.html>
- Ionel ZAGAN, Contribuții la dezvoltarea sistemelor de operare în timp real cu funcții implementate în hardware, Editura UNIVERSITĂȚII SUCEAVA ISBN 978-973-666-513-4, 2018
- W. Stallings, “Computer Organization and Architecture,” 10th Edition, ISBN: 978-0134101613, 2015.
- Ionel ZAGAN, Contribuții la dezvoltarea sistemelor de operare în timp real cu funcții implementate în hardware, Editura UNIVERSITĂȚII SUCEAVA ISBN 978-973-666-513-4, 2018

Aplicații (Seminar / laborator / proiect)	Nr. ore	Metode de predare	Observații
<p>• Laborator</p> <ol style="list-style-type: none"> 1) Securitatea și sănătatea în muncă. Aritmetica în sistemele de calcul. 2) Introducere în limbajul de descriere hardware VHDL. Prezentarea kit-ului de dezvoltare Cyclone V DE1-SOC Kit. Mediul de programare Quartus Prime 18.0. 3) VHDL. Unitățile de proiectare de bază. 4) VHDL. Tipuri de date. Atribute. 5) VHDL. Modelul comportamental. Instrucțiuni secvențiale. Proiectarea unui microprocesor. Sumatorul și circuitul de scădere 6) Proiectarea unui microprocesor – ALU. 7) VHDL. Proiectarea unui microprocesor. Latch-uri. Bistabile. 8) Proiectarea unui microprocesor . Circuite logice secvențiale - FSM. 9) Proiectarea unui microprocesor . Componente secvențiale. Regiștrii. Numărătoare. SRAM 10) Proiectarea unui microprocesor . Componente secvențiale. Calea de date 11) Proiectarea unui microprocesor . Componente secvențiale. Unitatea de control 12) Proiectarea unui microprocesor . Microprocesoare de uz general. 	<p>4h</p> <p>2h</p> <p>2h</p> <p>2h</p> <p>2h</p> <p>2h</p> <p>2h</p> <p>2h</p> <p>2h</p> <p>4h</p> <p>2h</p>	<p>Lucrări practice, experimentul</p>	
<p>• Proiect</p> <ol style="list-style-type: none"> 1) În cadrul proiectului, trebuie realizată o aplicație în mediul Quartus care să poată fi simulată și sintetizată erori și mai apoi, pentru demonstrarea funcționalității impuse prin proiect, configurată și testată pe kit-ul de dezvoltare cu FPGA de la laborator DE1 SoC. 2) Temele de proiect vor avea în vedere: 3) Proiectarea, simularea și implementarea unor circuite combinaționale (decodificator, multiplexor, circuitul cu trei stări) și integrarea acestora în cadrul unui sistem logic de control cu funcții logice specifice; 4) Proiectarea, simularea și implementarea unor circuite logice secvențiale pentru analiza și sinteza dispozitivelor numerice; 5) Implementarea și utilizarea în cadrul unui sistem numeric a unor circuite de tip latch, bistabil de tip D activ pe front cu setare și ștergere asincronă, bistabile de tip SR, JK și T, respectiv automate cu stări finite (Mealy, Moore) cu prezentarea diagramelor de stare aferente; 6) Implementarea unui fișier de regiștri 4x8 pentru calea de date dedicată și generală; 7) Implementarea și testarea unităților de proiectare 	<p>14h</p>	<p>Lucrări practice, experimentul</p> <p>Proiectul este împărțit în următoarele etape:</p> <ul style="list-style-type: none"> • Realizarea de proiecte simple utilizând Quartus, Modelsim și VHDL; • Realizarea, simularea proiectului și respectiv testarea software-ului; • Testarea proiectului pe kit-ul cu FPGA; • Realizarea documentației aferente proiectului. 	<p>Titularul de proiect va alege subtemele care vor fi distribuite individual studenților. Studenții care au subteme ale aceleiași temă vor forma o echipă. Toate echipele vor conlucra pentru realizarea și prezentarea finală a proiectelor.</p>

de bază pentru o UCP de tip RISC; 8) Implementarea și testarea circuitelor de tip registru, numărătoare, unitatea aritmetică și logică, circuitul cu deplasări multiple (barrel shifter); 9) Proiectarea unui microprocesor/microcontroler pipeline (Nios/MicroBlaze/SRC) .			
---	--	--	--

Bibliografie

- GĂITAN Nicoleta Cristina, Arhitectura sistemelor de calcul: aplicații teoretice și practice – București: Matrix Rom, 2019, 253 pagini, ISBN: 978-606-25-0483-0
- Vincent P. Heuring, University of Colorado, Boulder, Harry F. Jordan, University of Colorado, Boulder, Computer Systems Design and Architecture, 2/E, ISBN-10: 0130484407, ISBN-13: 9780130484406, Publisher: Prentice Hall, Copyright: 2004.
- Patterson&Hennessy, Computer Organization and Design, Revised Fourth Edition, 4th Edition, The Hardware/Software Interface, Print Book, Author(s) : Release Date: 06 Dec 2011, Imprint: Morgan Kaufmann, ISBN: 9780123747501
- David A. Patterson, John L. Hennessy ORGANIZAREA ȘI PROIECTAREA CALCULATOARELOR – INTERFAȚA HARDWARE / SOFTWARE. Editura ALL 2002. ISBN 973-684-444-7.
- Tom Shanley, Bob Colwell, The Unabridged Pentium 4 IA32 Processor Genealogy Publisher: Addison Wesley Pub Date: July 26, 2004 ISBN: 0-321-24656-X
- Jon Stokes, Inside the Machine, NO STARCH PRESS, 2007, ISBN 978-1-59327-104-6.
- David Harris, Sarah Harris - Digital design and computer architecture - Editura: Elsevier Science & Technology An aparitie:2007 Numar de pagini:592 pagini ISBN:9780123704979
- <https://www.intel.com/content/www/us/en/products/programmable/fpga/cyclone-v.html>
- https://www.intel.com/content/dam/altera-www/global/en_US/portal/dsn/42/doc-us-dsnbk-42-1004282204-de1-soc-user-manual.pdf (2021)
- https://ftp.intel.com/Public/Pub/fpgaup/pub/Teaching_Materials/current/Tutorials/VHDL/Quartus_Std_Introduction.pdf (2021)
- Ionel ZAGAN, Contribuții la dezvoltarea sistemelor de operare în timp real cu funcții implementate în hardware, Editura UNIVERSITĂȚII SUCEAVA ISBN 978-973-666-513-4, 2018
- www.arm.com (2022)
- www.altera.com (2022)
- www.xilinx.com (2022)
- Arhitectura calculatoarelor: Îndrumar de laborator, <http://www.eed.usv.ro/~zagan> (2022)

Bibliografie minimală

- GĂITAN Nicoleta Cristina, Arhitectura sistemelor de calcul: aplicații teoretice și practice – București: Matrix Rom, 2019, 253 pagini, ISBN: 978-606-25-0483-0
- Patterson&Hennessy, Computer Organization and Design, Revised Fourth Edition, 4th Edition, The Hardware/Software Interface, Print Book, Author(s) : Release Date: 06 Dec 2011, Imprint: Morgan Kaufmann, ISBN: 9780123747501
- David A. Patterson, John L. Hennessy ORGANIZAREA ȘI PROIECTAREA CALCULATOARELOR – INTERFAȚA HARDWARE / SOFTWARE. Editura ALL 2002. ISBN 973-684-444-7.
- David Harris, Sarah Harris - Digital design and computer architecture - Editura: Elsevier Science & Technology An aparitie:2007 Numar de pagini:592 pagini ISBN:9780123704979
- <https://www.intel.com/content/www/us/en/products/programmable/fpga/cyclone-v.html>
- Ionel ZAGAN, Contribuții la dezvoltarea sistemelor de operare în timp real cu funcții implementate în hardware, Editura UNIVERSITĂȚII SUCEAVA ISBN 978-973-666-513-4, 2018
- Arhitectura calculatoarelor: Îndrumar de laborator, <http://www.eed.usv.ro/~zagan> (2022)

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatori reprezentativi din domeniul aferent programului

- Conținutul cursului și laboratorului este în concordanță cu conținutul disciplinelor similare de la programele de studiu Calculatoare de la alte universități din țară și străinătate.
 - a) Architecture des ordinateurs I. École polytechnique fédérale de Lausanne EPFL, (80%) [Faculté Informatique et Communications IC](https://www.epfl.ch/formation/formation-continue/formation-continue-ic/).
 - b) http://isa.epfl.ch/imoniteur_ISAP/!itffihcours.htm?ww_i_matiere=1771839&ww_x_anneeAcad=2013-2014&ww_i_section=249847&ww_i_niveau=6683117&ww_c_langue=fr
 - c) Arhitectura sistemelor de calcul. Specializarea: Calculatoare, Facultatea de Automatică și Calculatoare, Universitatea Tehnică “Gheorghe Asachi” din Iași (90%)
 - d) http://www.ace.tuiasi.ro/users/103/fd_Arhitectura%20sistemelor%20de%20calcul.pdf
 - e) Computer Systems Design and Architecture, Dept. of Electrical, Computer, and Energy Engineering, Computer Engineering specialisation, University of COLORADO. (90%)

10. Evaluare

Tip activitate	Criterii de evaluare	Metode de evaluare	Pondere din nota finală
Curs	<p>Participarea activă în timpul cursurilor. Nota acordată la examinarea finală. Standarde minime pentru nota 5:</p> <ul style="list-style-type: none"> ➤ Însușirea elementelor teoretice de bază legate de arhitectura calculatoarelor; ➤ Comunicarea într-o formă lizibilă a noțiunilor teoretice expuse la curs. <p>Standarde minime pentru nota 10:</p> <ul style="list-style-type: none"> ➤ Însușirea elementelor teoretice legate de arhitectura calculatoarelor; ➤ Comunicarea excelentă a noțiunilor teoretice expuse la curs. <p>Prezentarea noțiunilor legate de arhitectura calculatoarelor din bibliografia recomandată.</p>	Evaluare continuă și scrisă din noțiunile și problemele furnizate la curs.	50%
Seminar			
Laborator	<p>Nota acordată la evaluarea practică de la laborator. Standarde minime pentru nota 5:</p> <ul style="list-style-type: none"> ➤ Implementarea lucrărilor practice de laborator; ➤ Susținerea cu rezultate bune a evaluării practice. <p>Standarde minime pentru nota 10:</p> <ul style="list-style-type: none"> ➤ Implementarea tuturor lucrărilor practice de laborator cât și a problemelor practice suplimentare; ➤ Susținerea cu rezultate foarte bune a evaluării practice. 	Evaluare continuă (prin metode orale și probe practice).	30%
Proiect	<p>Implementarea, prezentarea și documentarea proiectului având la bază un circuit de tip FPGA;</p> <p>Susținerea cu rezultate foarte bune a proiectului, subliniind performanțele obținute.</p>	Evaluare continuă (prin metode orale și probe practice)	20%
Standard minim de performanță			
<ul style="list-style-type: none"> • Însușirea și comunicarea într-o formă lizibilă a elementelor teoretice de bază legate de arhitectura calculatoarelor, care să conducă la un răspuns corect la cel puțin 50 % dintre subiectele de examen. • Cunoașterea soluțiilor alese pentru laborator și implementarea a 50 % din acestea. • Cunoașterea utilizării mediului de dezvoltare Quartus Prime 18.0, implementarea și testarea proiectelor utilizând VHDL și kit-ul de dezvoltare cu FPGA Cyclone V DE1-SOC. • Realizarea lucrărilor de laborator și susținerea evaluării practice. 			

Data completării	Semnătura titularului de curs	Semnătura titularului de aplicație
20.09.2022		

Data avizării în departament	Semnătura directorului de departament
26.09.2022	

Data aprobării în Consiliul facultății	Semnătura decanului
30.09.2022	