

FIȘA DISCIPLINEI

(masterat)

1. Date despre program

Instituția de învățământ superior	Universitatea Ștefan cel Mare Suceava
Facultatea	Facultatea de Inginerie Electrică și Știința Calculatoarelor
Departamentul	Departamentul de Calculatoare Electronice și Automatică
Domeniul de studii	Calculatoare și tehnologia informației
Ciclul de studii	Master
Programul de studii	Știința și Ingineria Calculatoarelor (SIC)

2. Date despre disciplină

Denumirea disciplinei	PROIECTARE AVANSATĂ CU FPGA		
Titularul activităților de curs	S.l.dr.ing. Doru Balan		
Titularul activităților aplicative	S.l.dr.ing. Doru Balan		
Anul de studiu	II	Semestrul	3
		Tipul de evaluare	
Regimul disciplinei	Categorია formativă a disciplinei DSI – Discipline de sinteză; DAP – Discipline de aprofundare		DSI
	Categorია de opționalitate a disciplinei: DI - impusă, DO - opțională, DF - facultativă		DO

3. Timpul total estimat (ore alocate activităților didactice)

I a) Număr de ore, pe săptămână	2	Curs	1	Seminar		Laborator	1	Proiect	
I b) Totalul de ore (pe semestru) din planul de învățământ	28	Curs	14	Seminar		Laborator	14	Proiect	

II. Distribuția fondului de timp pe semestru	ore
II.a) Studiul după manual, suport de curs, bibliografie și notițe	33
II.b) Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren	34
II.b) Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri	30
II.d) Tutoriat	
III. Examinări	3
IV. Alte activități (precizați):	

Total ore studiu individual II (a+b+c+d)	97
Total ore pe semestru (Ib+II+III+IV)	128
Numărul de credite	5

1. Precondiții (acolo unde este cazul)

Curriculum	•
Competențe	•

2. Condiții (acolo unde este cazul)

Desfășurare a cursului	• PC, videoproiector (prezentări PPT, software specializat)	
Desfășurare aplicații	Seminar	•
	Laborator	• PC, videoproiector, software specializat, suporturi electronice pentru aplicații, prezentări PPT, materiale pentru aplicații, referate, 14 stații de lucru etc.
	Proiect	•

3. Competențe specifice acumulate

Competențe profesionale	<ul style="list-style-type: none"> • C1. Operarea cu concepte și metode științifice avansate din calculatoare și tehnologia informației • C2. Modelarea și rezolvarea problemelor cu tehnici de inteligență artificială în diverse domenii • C3. Documentarea complexă, fundamentarea, planificarea cercetării, precum și elaborarea rapoartelor de cercetare
Competențe transversale	

4. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

Obiectivul general al disciplinei	<ul style="list-style-type: none"> -Înșușirea cunoștințelor teoretice fundamentale legate de ariile logice programabile.
	<ul style="list-style-type: none"> -Asimilarea unor tehnici și metode de proiectare și implementare a unor procesoare și a unor dispozitive de interfațare cu memoria, rețeaua intranet, portul USB. -Prezentarea de aplicații și exemple practice legate de realizarea, implementarea și testarea unor dispozitive sau a unor algoritmi folosind FPGA. -Dezvoltarea deprinderilor de cercetare interdisciplinară

5. Conținuturi

Curs	Nr. ore	Metode de predare	Observații
• Prezentarea diferitelor arhitecturi FPGA. Comparație ASIC, CPLD, FPGA. Familia de FPGA-uri Xilinx	2	expunerea, prelegerea, dezbateră	
• Prezentarea uneltelor de dezvoltare din pachetul XILINX ISE. Xilinx Constraints, Timing Analyzer, Floorplanner, FPGA Editor, Core Generator, Project Navigator	2		
• Prezentarea principalilor pași în proiectarea cu ajutorul FPGA (descrierea în HDL a circuitului, utilizarea constrângerilor, sinteza, implementarea).	2		
• Tehnici avansate de proiectare folosind limbajul de descriere hardware Verilog. Verilog sintetizabil vs Verilog comportamental	2		
• Tehnologiile JTAG, Boundary Scan și portul USB	2		
• Proiectarea circuitelor secvențiale / FSM. Proiectarea unor circuite complexe folosind module	2		
• Algoritmi de rutare folosiți în cazul ariilor logice programabile	2		
Bibliografie			
<ul style="list-style-type: none"> • Michael D. Ciletti, Advanced Digital Design with the Verilog(TM) HDL, Prentice Hall, 2002 • Samir Palnitkar, Verilog HDL (2nd Edition), Prentice Hall PTR, 2003 • Ken Coffman, Real World FPGA Design with Verilog, Prentice Hall PTR, 1999 • John V. Oldfield, Richard C. Dorf, Field-Programmable Gate Arrays : Reconfigurable Logic for Rapid Prototyping and Implementation of Digital Systems, Wiley-Interscience, 1995 • Bob Zeidman, Robert Zeidman, Designing with FPGAs and CPLDs, CMP Books, 2002 • Jan Axelson, USB Complete: Everything You Need to Develop Custom USB Peripherals, Lakeview, 2001 			

Aplicații (Seminar / laborator / proiect)	Nr. ore	Metode de predare	Observații
• Utilizarea instrumentelor din pachetul XILINX ISE. Prezentarea și testarea plăcii de evaluare cu FPGA XILINX.	2	- activitatea se face la nivel de semi-grupă; - expunere pe scurt a noțiunilor teoretice, abordarea temelor de către grupuri de studenți, aplicații demonstrative, probleme rezolvate; - utilizarea materialelor suport în format electronic, accesibile pe web.	
• Prezentarea instrumentelor de sinteză XST, Synplify și Leonardo. Implementarea unui microprocesor RISC	2		
• Implementarea unei interfețe pentru placa de extensie.	2		
• Implementarea unui controler Ethernet simplu	2		
• Implementarea unei interfețe cu memoria RAM și FLASH	2		
• Implementarea unei interfețe VGA text. Implementarea unui controler USB	2		
• Testarea algoritmului de compresie Huffman folosind un FPGA. Criptare AES/DES folosind un FPGA	2		
Bibliografie			
<ul style="list-style-type: none"> • Michael D. Ciletti, Advanced Digital Design with the Verilog(TM) HDL, Prentice Hall, 2002 • Samir Palnitkar, Verilog HDL (2nd Edition), Prentice Hall PTR, 2003 • Ken Coffman, Real World FPGA Design with Verilog, Prentice Hall PTR, 1999 • John V. Oldfield, Richard C. Dorf, Field-Programmable Gate Arrays : Reconfigurable Logic for Rapid Prototyping and Implementation of Digital Systems, Wiley-Interscience, 1995 • Bob Zeidman, Robert Zeidman, Designing with FPGAs and CPLDs, CMP Books, 2002 • Jan Axelson, USB Complete: Everything You Need to Develop Custom USB Peripherals, Lakeview, 2001 • Eric C. Thompson, Cybersecurity Incident Response, Apress, 2018 			

6. **Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatori reprezentativi din domeniul aferent programului**

<ul style="list-style-type: none"> • Conținutul disciplinei se regăsește în curricula disciplinelor similare de la toate facultățile de profil din țară și din străinătate. • Cursuri asemănătoare din comunitatea academica si industrie: <p>ECE 5760 Advanced Microcontroller Design and system-on-chip http://people.ece.cornell.edu/land/courses/ece5760/</p> <p>Xilinx ARM Training, FPGA Course Training http://www.hardent.com/electronic-design-services/xilinx-ARM-training-FPGA-course-training-courses-schedule.php</p> <p>FPGA I http://extension.ucsd.edu/studyarea/index.cfm?vAction=singleCourse&vCourse=ECE-40170</p> <p>ECE5760 FPGA Cornell University Course , Prof. Bruce Land people.ece.cornell.edu/land/courses/ece5760</p> <p>ECE3829: Advanced Digital System Design with FPGAs http://ece.wpi.edu/~rjduck/ece3829.htm</p> <p>System-on-a-Chip (SoC) Design http://www.ece.utexas.edu/~gerstl/ee382v_s10</p> <p>IL2225 Embedded Hardware Design in ASIC and FPGA http://www.kth.se/student/kurser/kurs/IL2225?l=en</p> <p>ECE 540: System on a Chip Design with Programmable Logic http://www.pdx.edu/ece/ECE540</p> <p>Career Course in SoC(FPGA) Based System Design http://www.minglebox.com/college/SiON-Bangalore/course/Career-Course-in-SoC-FPGA-Based-System-Design</p> <p>525.742.31: SOC FPGA Design Lab http://www.echelonembedded.com/soc/</p>
--

7. **Evaluare**

Tip activitate	Criterii de evaluare	Metode de evaluare	Pondere din nota finală
Curs	Cunoașterea și comunicarea într-o formă lizibilă a conținutului cursului	Teme curs	50%
Laborator	Implementarea corectă a diverselor interfețe/controlere/microprocesoare	Teste	50%
Proiect			
Standard minim de performanță			
<p>Standarde minime pentru nota 5:</p> <ul style="list-style-type: none"> - Cunoașterea și comunicarea într-o formă lizibilă a elementelor teoretice de bază despre arii logice programabile. - Cunoașterea utilizării mediului de dezvoltare XILINX ISE WebPack. - Susținerea lucrărilor de laborator. <p>Standarde minime pentru nota 10:</p> <ul style="list-style-type: none"> - Cunoașterea și comunicarea clară a elementelor teoretice de bază legate de arii logice programabile și Verilog. - Cunoașterea la un nivel înalt a utilizării mediului de dezvoltare XILINX ISE WebPack și susținerea tuturor lucrărilor de laborator. - Trecerea testelor pe parcursul semestrului. - Realizarea tuturor obiectivelor propuse, ca membru al unei echipe, în cadrul temei de casă.. 			

Data completării	Semnătura titularului de curs	Semnătura titularului de aplicație
23.09.2022		

Data avizării în departament	Semnătura directorului de departament
29.09.2022	

Data aprobării în consiliul facultății	Semnătura decanului
30.09.2022	