

FIȘA DISCIPLINEI

(licență)

1. Date despre program

Instituția de învățământ superior	Universitatea „Ștefan cel Mare” din Suceava
Facultatea	Facultatea de Inginerie Electrică și Știința Calculatoarelor
Departamentul	Departamentul de Calculatoare, Electronică și Automatică
Domeniul de studii	Ingineria Sistemelor
Ciclul de studii	Licență
Programul de studii	Automatică și Informatică Aplicată

2. Date despre disciplină

Denumirea disciplinei	CIRCUITE LOGICE PROGRAMABILE				
Titularul activităților de curs	Prof. dr. ing. Dan-Alin POTORAC Ș.l. dr. ing. Iuliana CHIUCHIȘAN				
Titularul activităților aplicative	Ș.l. dr. ing. Iuliana CHIUCHIȘAN				
Anul de studiu	IV	Semestrul	8	Tipul de evaluare	E
Regimul disciplinei	Categorica formativă a disciplinei DF - fundamentală, DD - în domeniu, DS - de specialitate, DC - complementară				DS
	Categorica de opționalitate a disciplinei: DI - impusă, DO - opțională, DF - facultativă				DO

3. Timpul total estimat (ore alocate activităților didactice)

I a) Număr de ore pe săptămână	3	Curs	2	Seminar	-	Laborator/lucrări practice	1	Proiect	-
I b) Totalul de ore pe semestru din planul de învățământ	42	Curs	28	Seminar	-	Laborator/lucrări practice	14	Proiect	-

II Distribuția fondului de timp pe semestru:	ore
II a) Studiul după manual, suport de curs, bibliografie și notițe	20
II b) Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren	15
II c) Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri	20
II d) Tutoriat	
III Examinări	3
IV Alte activități: pregătire teste și examene	

Total ore studiu individual II (a+b+c+d)	55
Total ore pe semestru (I+II+III+IV)	100
Numărul de credite	4

4. Precondiții (acolo unde este cazul)

Curriculum	•
Competențe	•

5. Condiții (acolo unde este cazul)

Desfășurare a cursului	• Laptop, videoproiector, curs editat, note de curs în format PPT	
Desfășurare aplicații	Seminar	•
	Laborator/lucrări practice	• Laptop, videoproiector, rețea de calculatoare - 14 posturi, programe software de simulare HDL, kituri dezvoltare cu FPGA, lucrări de laborator on-line
	Proiect	•

6. Competențe specifice acumulate

Competențe profesionale	CP3. Utilizarea fundamentelor automatizării, a metodelor de modelare, simulare, identificare și analiză a proceselor, a tehnicilor de proiectare asistată de calculator.
-------------------------	--------------------------------------------------------------------------------------------------------------------------------------------------------------------------

Competențe transversale	-
-------------------------	---

7. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

Obiectivul general al disciplinei	<ul style="list-style-type: none"> • Cunoașterea unor metodologii, limbaje și instrumente software implicate în dezvoltarea sistematică a sistemelor hardware și software. • Cunoașterea și înțelegerea conceptelor referitoare la tehnologii VLSI, circuite reprogramabile, limbaje de descriere hardware (HDL). • Cunoașterea și înțelegerea conceptelor de baza referitoare la programarea structurilor reprogramabile folosind limbaje de descriere hardware (HDL). • Dezvoltarea deprinderilor și abilităților necesare programării în limbaj Verilog HDL. • Transpunerea specificațiilor de proiectare în descrieri Verilog HDL, modelarea, simularea și optimizarea structurilor reconfigurabile și generarea fișierelor de configurare.
-----------------------------------	----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------

8. Conținuturi

Curs	Nr. ore	Metode de predare	Observații
1. Introducere în domeniul tehnologiei VLSI.	2	Expunere, conversație euristică, exemplificare, problematizare, exercițiu didactic, studiu de caz	Se utilizează note de curs sub formă de prezentări PowerPoint
2. Elemente de proiectare a sistemelor digitale.	2		
3. Etapele proiectării unui sistem digital.	2		
4. Tehnologii de programare a unui dispozitiv digital.	2		
5. Dispozitive programabile FPGA.	2		
6. Dispozitive programabile CPLD.	2		
7. Dispozitive programabile PAL.	2		
8. Tehnici de proiectare a circuitelor integrate digitale.	2		
9. Introducere în limbajul Verilog HDL- elemente de sintaxă ale limbajului Verilog, operatori și primitive Verilog, atribuirea continuă și procedurală, construcții de selecție și control.	2		
10. Modelarea circuitelor digitale folosind limbaje de descriere hardware HDL.	2		
11. Descrierea structurală a circuitelor digitale în Verilog.	2		
12. Descrierea comportamentală a circuitelor digitale în Verilog.	2		
13. Descrierea mixtă a circuitelor digitale în Verilog.	2		
14. Task-uri și funcții Verilog	2		
Bibliografie			
<ol style="list-style-type: none"> 1. Wen-Long Chin, <i>Principles of Verilog Digital Design</i>, Ed. CRC Press, ISBN: 9781003187196 (ebk), 2022. 2. Robert Dunne, <i>Computer Architecture Tutorial using an FPGA : ARM & Verilog Introductions</i>, ISBN : 9780970112491 (digital), 2020. 3. Brock J. LaMeres, <i>Introduction to Logic Circuits & Logic Design with Verilog</i>, second edition, Ed. Springer, ISBN: 9783030136055 (eBook), 2019. 4. Brock J. LaMeres, <i>Quick Start Guide to Verilog</i>, Ed. Springer, ISBN: 9783030105525 (eBook), 2019. 5. Joseph Cavanagh, <i>Verilog HDL Design Examples</i>, Ed. CRC Press, ISBN: 9781315103846 (eBook), 2018. 6. Vaibbhav Taraate, <i>Digital Logic Design Using Verilog</i>, ISBN: 978-81-322-2791-5, Ed. Springer India, 2016. 7. Blaine Readler, <i>Verilog by Example: A Concise Introduction for FPGA Design</i>, Ed. Full Arc Press, ISBN: 100983497303, 2013. 8. Iuliana Chiuchisan, A.L.Onofrei – <i>Proiectarea în limbaje de descriere hardware. Aplicații Verilog HDL</i>, Ed. CERMI, Iasi, 2009. 9. Iuliana Chiuchisan, A.D. Potorac – <i>Proiectarea Circuitelor Logice</i>, Ed. Universitatii din Suceava, Suceava 2009. 10. Gh. Toacse, D. Nicula, <i>Electronica Digitala, Verilog HDL</i> (vol. II), Ed. Tehnica, 2005. 11. J. F. Wakerly, <i>Circuite digitale, principiile si practicile folosite in proiectare</i>, Ed. Teora, 2002. 			
D. Nicula, <i>Proiectarea sistemelor digitale implementate cu dispozitive programabile</i> , Ed. Tehnica, 2000.			
12. Bibliografie minimală			
<ol style="list-style-type: none"> 1. Wen-Long Chin, <i>Principles of Verilog Digital Design</i>, Ed. CRC Press, ISBN: 9781003187196 (ebk), 2022. 2. Robert Dunne, <i>Computer Architecture Tutorial using an FPGA : ARM & Verilog Introductions</i>, ISBN : 9780970112491 (digital), 2020. 3. Brock J. LaMeres, <i>Introduction to Logic Circuits & Logic Design with Verilog</i>, second edition, Ed. Springer, ISBN: 9783030136055 (eBook), 2020. 4. Brock J. LaMeres, <i>Quick Start Guide to Verilog</i>, Ed. Springer, ISBN: 9783030105525 (eBook), 2019. 5. Joseph Cavanagh, <i>Verilog HDL Design Examples</i>, Ed. CRC Press, ISBN: 9781315103846 (eBook), 2018. 			

6. Iuliana Chiuchisan, A.L.Onofrei, <i>Proiectarea în limbaje de descriere hardware. Aplicații Verilog HDL</i> , Ed.CERMI, Iasi, 2009.			
7. Iuliana Chiuchisan, A. Potorac, <i>Proiectarea Circuitelor Logice</i> , Ed. Universitatii din Suceava, Suceava 2009.			
Aplicații (Laborator/lucrări practice)	Nr. ore	Metode de predare	Observații
1. Introducere în tehnologii VLSI și limbajele de descriere hardware (HDL). Compilarea și simularea unui design HDL în ModelSIM.	2	Demonstrația și experimentul didactic, simulări, aplicații	Se utilizează programe de simulare dedicate limbajelor HDL (ModelSIM IntelFPGA)
2. Introducere în limbajul de descriere hardware Verilog HDL.	2		
3. Sintaxa limbajului Verilog. Operatori Verilog și atribuirea continuă. Primitive Verilog.	2		
4. Descrierea structurală a unui circuit logic digital.	2		
5. Atribuirea procedurală, construcții de selecție și control.	2		
6. Descrierea la nivel comportamental.	2		
7. Descrierea mixtă a unor circuite logice combinaționale uzuale.	2		
Bibliografie			
1. Wen-Long Chin, <i>Principles of Verilog Digital Design</i> , Ed. CRC Press, ISBN: 9781003187196 (ebk), 2022.			
2. Robert Dunne, <i>Computer Architecture Tutorial using an FPGA : ARM & Verilog Introductions</i> , ISBN : 9780970112491 (digital), 2020.			
3. Brock J. LaMeres, <i>Introduction to Logic Circuits & Logic Design with Verilog</i> , second edition, Ed. Springer, ISBN: 9783030136055 (eBook), 2019.			
4. Brock J. LaMeres, <i>Quick Start Guide to Verilog</i> , Ed. Springer, ISBN: 9783030105525 (eBook), 2019.			
5. Joseph Cavanagh, <i>Verilog HDL Design Examples</i> , Ed. CRC Press, ISBN: 9781315103846 (eBook), 2018.			
6. Vaibbhav Taraate, <i>Digital Logic Design Using Verilog</i> , ISBN: 978-81-322-2791-5, Ed. Springer India, 2016.			
7. Blaine Readler, <i>Verilog by Example: A Concise Introduction for FPGA Design</i> , Ed. Full Arc Press, ISBN: 100983497303, 2013.			
8. Iuliana Chiuchisan, A.L.Onofrei – <i>Proiectarea în limbaje de descriere hardware. Aplicații Verilog HDL</i> , Ed. CERMI, Iasi, 2009.			
9. Iuliana Chiuchisan, A.D. Potorac – <i>Proiectarea Circuitelor Logice</i> , Ed. Universitatii din Suceava, Suceava 2009.			
10. Gh. Toacse, D. Nicula, <i>Electronica Digitala, Verilog HDL</i> (vol. II), Ed. Tehnica, 2005.			
11. J. F. Wakerly, <i>Circuite digitale, principiile si practicile folosite in proiectare</i> , Ed. Teora, 2002.			
D. Nicula, <i>Proiectarea sistemelor digitale implementate cu dispozitive programabile</i> , Ed.Tehnica, 2000.			
12. Bibliografie minimală			
1. Wen-Long Chin, <i>Principles of Verilog Digital Design</i> , Ed. CRC Press, ISBN: 9781003187196 (ebk), 2022.			
2. Robert Dunne, <i>Computer Architecture Tutorial using an FPGA : ARM & Verilog Introductions</i> , ISBN : 9780970112491 (digital), 2020.			
3. Brock J. LaMeres, <i>Introduction to Logic Circuits & Logic Design with Verilog</i> , second edition, Ed. Springer, ISBN: 9783030136055 (eBook), 2020.			
4. Brock J. LaMeres, <i>Quick Start Guide to Verilog</i> , Ed. Springer, ISBN: 9783030105525 (eBook), 2019.			
5. Joseph Cavanagh, <i>Verilog HDL Design Examples</i> , Ed. CRC Press, ISBN: 9781315103846 (eBook), 2018.			
6. Iuliana Chiuchisan, A.L.Onofrei, <i>Proiectarea în limbaje de descriere hardware. Aplicații Verilog HDL</i> , Ed.CERMI, Iasi, 2009.			
Iuliana Chiuchisan, A. Potorac, <i>Proiectarea Circuitelor Logice</i> , Ed. Universitatii din Suceava, Suceava 2009.			
7.			

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatorilor reprezentativi din domeniul aferent programului

Conținutul disciplinei și competențele dezvoltate corespund așteptărilor organizațiilor profesionale și firmelor de profil la care studenții își desfășoară stagiile de practică și/sau ocupă un loc de muncă, precum și organismelor naționale de asigurarea a calității (ARACIS).

Conținutul cursului și al laboratorului este în concordanță cu conținutul disciplinelor similare de la alte universități din țară și străinătate.

Compatibilitate națională: Univ.Politehnica București - VLSI I /s8; Univ.Politehnica Timisoara - Circuite integrate pe scară largă /s5; Univ.Tehnică Iași - Proiectare VLSI /s8.

Compatibilitate internațională: Cursuri similare ca și conținut se regăsesc în oferta educațională pentru programele de studiu din domeniul Electric and Computer Engineering a unor universități de referință: University of Utah - CS/EE 5710/6710 Digital VLSI Design; California State University, Fresno - ECE 140 VLSI System Design, ECE 240 VLSI Circuits and Systems.

10. Evaluare

Tip activitate	Criterii de evaluare	Metode de evaluare	Pondere din nota finală
Curs	Cunoașterea terminologiei utilizate în tehnologia VLSI. Capacitatea de utilizare adecvată a noțiunilor din domeniul circuitelor VLSI. Demonstrarea capacității de analiză, sinteza, abstractizare și concretizare a cunoștințelor teoretice din domeniu. Capacitatea de a aplica în practică cunoștințele teoretice în vederea interpretării rezultatelor și optimizării proiectării la nivel înalt a sistemelor digitale.	Examen evaluare sumativă (probă scrisă urmată de evaluare orală succintă)	40%
Laborator /lucrari practice	Demonstrarea capacității de analiză, sinteza, abstractizare și concretizare a cunoștințelor teoretice și practice din domeniul circuitelor VLSI. Demonstrarea capacității de abstractizare și concretizare a cunoștințelor în construirea unor argumentări, în identificarea unor probleme și a soluțiilor acestora. Demonstrarea capacității de interpretare a rezultatelor obținute în urma descrierilor HDL a sistemelor și de optimizare a funcționării acestor circuite.	Evaluare sumativă (test de evaluare asistat de calculator – probă practică urmată de evaluare orală a cunoștințelor)	60%

10.1. Standard minim de performanță evaluare la curs

- Comunicarea informațiilor utilizând corect limbajul științific, de specialitate vehiculat în cadrul disciplinei.
- Cunoașterea conceptelor de bază proprii disciplinei și explicarea interdependențelor dintre ele.
- Cunoașterea conceptelor despre tehnologii VLSI și programarea la nivel înalt a circuitelor reconfigurabile.
- Capacitatea de proiectare (descriere și simulare), la nivel structural, a unui circuit digital folosind limbajul Verilog.

10.2. Standard minim de performanță evaluare la activitatea aplicativă

- Cunoașterea conceptelor de bază proprii disciplinei și explicarea interdependențelor dintre ele.
- Modelarea și simularea descrierilor folosind programul ModelSIM.
- Capacitatea de proiectare (descriere și simulare), la nivel structural, a unui circuit digital folosind limbajul Verilog.

Data completării	Semnătura titularului de curs	Semnătura titularului de aplicație
18.09.2023		

Data avizării	Semnătura responsabilului de program
20.09.2023	

Data avizării în departament	Semnătura directorului de departament
22.09.2023	

Data aprobării în consiliul facultății	Semnătura decanului
22.09.2023	