

FIȘA DISCIPLINEI

1. Date despre program

Instituția de învățământ superior	Universitatea „Ștefan cel Mare” Suceava”
Facultatea	Facultatea de Inginerie Electrică și Știința Calculatoarelor
Departamentul	Calculatoare
Domeniul de studii	Calculatoare și tehnologia informației
Ciclul de studii	Licență, dual
Programul de studii	Calculatoare

2. Date despre disciplină

Denumirea disciplinei	ARHITECTURA SISTEMELOR DE CALCUL				
Titularul activităților de curs	CONF. DR.ING NICOLETA-CRISTINA GĂITAN				
Titularul activităților aplicative	CONF. DR.ING NICOLETA-CRISTINA GĂITAN				
Tutorele activităților aplicative					
Anul de studiu	I	Semestrul	2	Tipul de evaluare	E
Regimul disciplinei	Categorია formativă a disciplinei DF - fundamentală, DD - în domeniu, DS - de specialitate, DC – complementară				DD
	Categorია de opționalitate a disciplinei: DI - impusă, DO - opțională, DF - facultativă				DI

3. Timpul total estimat (ore alocate activităților didactice)

I a) Număr de ore pe săptămână	Total general	5	Curs	3	Seminar	Laborator IIS	2	Proiect IIS		Practică IIS	
							Laborator IM		Proiect IM		Practică IM
I b) Totalul de ore pe semestru din planul de învățământ		70	Curs	42	Seminar	Laborator	28	Proiect		Practică	

(IIS – instituție de învățământ superior; IM – învățare prin muncă)

II Distribuția fondului de timp pe semestru:	Ore IIS	Ore IM
II a) Studiul după manual, suport de curs, bibliografie și notițe	26	
II b) Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren	25	
II c) Pregătire seminarii/laboratoare, teme, referate, portofolii și proiecte	26	
II d) Tutoriat		
III Examinări	3	
IV Alte activități (precizați):		

Total ore studiu individual II (a+b+c+d)	Ore IIS	52	Ore IM	
Total ore pe semestru (Ib+II+III+IV)	Ore IIS	150	Ore IM	
Numărul de credite	Credite IIS	6	Credite IM	

4. Precondiții (acolo unde este cazul)

Curriculum	•
Competențe	•

5. Condiții (acolo unde este cazul)

Desfășurare a cursului	• PC, videoproiector	
Desfășurare aplicații	Seminar	•
	Laborator IIS	• laborator dotat cu minim 14 calculatoare PC având mediul de dezvoltare Quartus. 8 x PC – minim P4@2,4GHz, 512MB RAM, 40GB HDD, CD-ROM, Monitor 17” TFT; 12 x kituri de dezvoltare DE1-SoC; 6 x Sistem de dezvoltare cu FPGA Altium NanoBoard 2; 6 x kit software de dezvoltare Altium Designer; Imprimantă laser – HP 1100; Osciloscop Promax 20MHz; Osciloscop Metrix 100MHz; Generatoare semnal Thurlby-Thandar TG230, 2

		MHz; Stații de lipit termostate SL 20, SL 30; Aparat de măsură; Switch cu 16 porturi; Scule, accesorii rețea; diverse, ghid de lucrări practice în format electronic.
	Laborator IM	•
	Proiect IIS	•
	Proiect IM	•

6. Competențe specifice acumulate

Competențe profesionale	<ul style="list-style-type: none"> • C8.Proiectează sistemul informatic. • C13.Utilizează metodologii de proiectare dirijată de utilizator. • C20.Utilizeaza instrumente de inginerie software asistata de calculator.
Competențe transversale	

7. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

Obiectivul general al disciplinei	<ul style="list-style-type: none"> • Prezentarea principalelor aspecte teoretice și practice legate de arhitectura, proiectarea și utilizarea sistemelor cu microprocesoare.
-----------------------------------	---

8. Conținuturi

Curs	Nr. ore	Metode de predare	Observații
1. Introducere <ul style="list-style-type: none"> • Definiție. Notații și termeni de bază • Arhitectura calculatoarelor din punctul de vedere al programatorului • Arhitectura calculatoarelor din punctul de vedere al arhitectului • Arhitectura calculatoarelor din punctul de vedere al implementatorului 	3	- <i>metode de predare- învățare clasice:</i> expunere orală, conversație, demonstrație intuitivă	resurse materiale curs - note de curs în format editabil/electronic și prezentări PowerPoint disponibile online și în Google Drive aferent clasei create pentru curs (Classroom) - simulări în diverse programe de simulare - kituri de dezvoltare DE1-SoC Kit - mediu de programare Quartus - aplicații pe platformă educațională - laptop - videoproietor
2. Procesorul <ul style="list-style-type: none"> • Memoria • Intrare/ ieșire • Interconectarea (magistralele), • Scurt istoric • Cadrul tehnologic al evoluției calculatorului numeric. 	3	- <i>metode de predare- învățare moderne:</i> dialog, demonstrație cu ajutorul mijloacelor audio-vizuale, simulare	
3. Proiectarea și implementarea procesorului SRC – ISA <ul style="list-style-type: none"> • Clasificarea calculatoarelor și a instrucțiunilor 	3	- <i>procedee didactice:</i> descoperire inductivă	
4. Tipuri și clase de seturi de instrucțiuni <ul style="list-style-type: none"> • O descriere informală a unui calculator RISC simplu – notat SRC 	3		
5. Proiectarea și implementarea procesorului SRC – calea de date <ul style="list-style-type: none"> • Procesul de proiectare • Microarhitectura SRC pentru o magistrală. 	3	- <i>tehnici de instruire:</i> tehnica muncii intelectuale pentru realizarea metodei lecturii, tehnica folosirii mijloacelor audio-vizuale pentru realizarea metodei demonstrației intuitive	
6. Implementarea căii de date - Data Path Implementation <ul style="list-style-type: none"> • Proiectarea logică pentru SRC cu o magistrală • Unitatea de control 	3		
7. Proiectarea procesoarelor cu 2 sau 3 magistrale <ul style="list-style-type: none"> • Procesul de inițializare (The Machine Reset Process) • Excepțiile UCP. • Microprogramarea 	3		
8. Unitatea aritmetică și unitatea de calcul <ul style="list-style-type: none"> • Sistemele de numerație • Aritmetica în virgulă fixă 	3	- <i>moduri de organizare:</i> frontal	
9. Unitatea aritmetică și unitatea de calcul <ul style="list-style-type: none"> • Aspecte seminumerice în proiectarea ALU 	3		

<ul style="list-style-type: none"> • Aritmetica în virgulă flotantă 			
10. Proiectarea sistemului de memorie <ul style="list-style-type: none"> • Introducere • Structura RAM: Celule și cipuri • Module și plăci de memorie 	3		
11. Ierarhia memoriei <ul style="list-style-type: none"> • Memoria cache 	3		
12. Ierarhia memoriei <ul style="list-style-type: none"> • Memoria virtuală • Memoria ca subsistem a unui calculator. 	3		
13. Intrările și ieșirile <ul style="list-style-type: none"> • Subsistemul de intrare/ieșire • Transferul I/O sub controlul programelor • Transferul I/O prin intreruperi 	3		
14. Accesul direct la memorie (DMA) <ul style="list-style-type: none"> • Controlul erorilor și schimbarea formatelor de date 	3		

Bibliografie

- Patterson & Hennessy, *Computer Organization and Design*, Revised Fourth Edition, 4th Edition, The Hardware/Software Interface, Print Book, Author(s): Release Date: 06 Dec 2011, Imprint: Morgan Kaufmann, ISBN: 9780123747501.
- Vincent P. Heuring, University of Colorado, Boulder, Harry F. Jordan, University of Colorado, Boulder, *Computer Systems Design and Architecture*, 2/E, ISBN-10: 0130484407, ISBN-13: 9780130484406, Publisher: Prentice Hall, Copyright: 2004.
- David A. Patterson, John L. Hennessy **ORGANIZAREA ȘI PROIECTAREA CALCULATOARELOR – INTERFAȚA HARDWARE / SOFTWARE**. Editura ALL 2002. ISBN 973-684-444-7.
- Tom Shanley, Bob Colwell, *The Unabridged Pentium 4 IA32 Processor Genealogy* Publisher: Addison Wesley Pub Date: July 26, 2004 ISBN: 0-321-24656-X
- Jon Stokes, *Inside the Machine*, NO STARCH PRESS, 2007, ISBN 978-1-59327-104-6.
- www.arm.com (2024)
- David Harris, Sarah Harris - *Digital design and computer architecture* - Editura: Elsevier Science & Technology An aparitie:2007 Numar de pagini:592 pagini ISBN:9780123704979
- Sivarama P. Dandamudi, *Fundamentals Of Computer Organization and Design*, Springer 2004, ISBN 0-387-95211-X
- Milles J. Murdocca, Vincent P. Heuring. **PRINCIPLES OF COMPUTER ARCHITECTURE**. Prentice Hall 2000. ISBN 0-201-43664-7
- Morris Mano, Charles Kime - *Logic and Computer Design Fundamentals*, 4/E, ISBN-10: 013198926X, ISBN-13: 9780131989269 Publisher: Prentice Hall, Copyright: 2008
- Vasile GĂITAN **ARHITECTURA SISTEMELOR DE CALCUL**, Editura UNIVERSITĂȚII SUCEAVA ISBN 973-98389-9-5, 1998
- Andy TĂNASE, Vasile GĂITAN - **FAMILIA DE PROCESOARE PENTRU PRELUCRAREA NUMERICĂ A SEMNALELOR ADSP-21XX**. MATRIX ROM BUCUREȘTI 2002 ISBN: 973-685-356-X.
- www.intel.com *** INTEL CATALOAGELE PENTIUM PRO I, II și III. (accesare 2024)

Bibliografie minimală

- Patterson & Hennessy, *Computer Organization and Design*, Revised Fourth Edition, 4th Edition, The Hardware/Software Interface, Print Book, Author(s) : Release Date: 06 Dec 2011, Imprint: Morgan Kaufmann, ISBN: 9780123747501.
- Vincent P. Heuring, University of Colorado, Boulder, Harry F. Jordan, University of Colorado, Boulder, *Computer Systems Design and Architecture*, 2/E, ISBN-10: 0130484407, ISBN-13: 9780130484406, Publisher: Prentice Hall, Copyright: 2004.
- David A. Patterson, John L. Hennessy **ORGANIZAREA ȘI PROIECTAREA CALCULATOARELOR – INTERFAȚA HARDWARE / SOFTWARE**. Editura ALL 2002. ISBN 973-684-444-7.
- GĂITAN Nicoleta Cristina, *Arhitectura sistemelor de calcul: aplicații teoretice și practice* – București: Matrix Rom, 2019, 253 pagini, ISBN: 978-606-25-0483-0.
- www.intel.com (2024)

Aplicații IIS (Laborator)	Nr. ore	Metode de predare	Observații
1. Instructaj NTSM, PSI și Măsurile de prim ajutor în caz de electrocutare.	2h	<i>metode de predare-învățare clasice:</i>	<i>resurse materiale laborator</i>
2. Aritmetica în sistemele de calcul.	2h	expunere orală,	

3. Introducere în limbajul de descriere hardware VHDL. Prezentarea kit-ului de dezvoltare DE1-SoC Kit. Mediul de programare Quartus II.	2h	conversație, demonstrație, descoperire, exercițiu, învățare în echipă	- referate de laborator în format editat/electronic
4. VHDL. Unitățile de proiectare de bază.	2h		
5. VHDL. Tipuri de date. Atribute.	2h		- kituri de dezvoltare DE1-SoC Kit
6. VHDL. Modelul comportamental. Instrucțiuni secvențiale. Proiectarea unui microprocesor. Sumatorul și circuitul de scădere	2h	- metode de predare-învățare moderne: observație, exercițiu, dialog, demonstrație cu ajutorul programelor / simulatoarelor	- mediu de programare Quartus
7. Proiectarea unui microprocesor – ALU.	2h		
8. VHDL. Proiectarea unui microprocesor. Latch-uri. Bistabile.	2h		
9. Proiectarea unui microprocesor . Circuite logice secvențiale - FSM.	2h		- aplicații pe platformă educațională
10. Proiectarea unui microprocesor . Componente secvențiale. Regiștrii. Numărătoare. SRAM	2h	- procedee didactice: descoperire inductivă	
11. Proiectarea unui microprocesor . Componente secvențiale. Calea de date	2h	- tehnici de instruire: tehnica efectuării temelor de laborator pentru realizarea metodei exercițiului, tehnica folosirii programelor/ simulatoarelor pentru realizarea metodei demonstrației intuitive	- laptop
12. Proiectarea unui microprocesor . Componente secvențiale. Unitățile de control	4h		- videoproiector
13. Proiectarea unui microprocesor . Microprocesoare de uz general.	2h	- moduri de organizare: frontal	

Bibliografie

- GĂITAN Nicoleta Cristina, *Arhitectura sistemelor de calcul: aplicații teoretice și practice* – București: Matrix Rom, 2019, 253 pagini, ISBN: 978-606-25-0483-0.
- Patterson & Hennessy, *Computer Organization and Design*, Revised Fourth Edition, 4th Edition, The Hardware/Software Interface, Print Book, Author(s) : Release Date: 06 Dec 2011, Imprint: Morgan Kaufmann, ISBN: 9780123747501.
- Vincent P. Heuring, University of Colorado, Boulder, Harry F. Jordan, University of Colorado, Boulder, *Computer Systems Design and Architecture*, 2/E, ISBN-10: 0130484407, ISBN-13: 9780130484406, Publisher: Prentice Hall, Copyright: 2004.
- Jon Stokes, *Inside the Machine*, NO STARCH PRESS, 2007, ISBN 978-1-59327-104-6.
- David Harris, Sarah Harris - *Digital design and computer architecture* - Editura: Elsevier Science & Technology An aparitie: 2007, Numar de pagini: 592 pagini, ISBN: 9780123704979
- www.altium.com (2024)
- www.altera.com (2024)
- www.xilinx.com (2024)
- Indrumar laborator: <http://www.eed.usv.ro/~cristinag> (2024)

Bibliografie minimală

- GĂITAN Nicoleta Cristina, *Arhitectura sistemelor de calcul: aplicații teoretice și practice* – București: Matrix Rom, 2019, 253 pagini, ISBN: 978-606-25-0483-0.
- Patterson & Hennessy, *Computer Organization and Design*, Revised Fourth Edition, 4th Edition, The Hardware/Software Interface, Print Book, Author(s) : Release Date: 06 Dec 2011, Imprint: Morgan Kaufmann, ISBN: 9780123747501
- Indrumar laborator: <http://www.eed.usv.ro/~cristinag> (2024)

9. Coroborarea conținuturilor disciplinei cu așteptările reprezentanților comunității epistemice, asociațiilor profesionale și angajatori reprezentativi din domeniul aferent programului

Conținutul cursului și laboratorului este în concordanță cu conținutul disciplinelor similare de la programele de studiu Calculatoare de la alte universități din țară și străinătate, precum:

- Architecture des ordinateurs I. École polytechnique fédérale de Lausanne EPFL, (80%) Faculté Informatique et Communications IC.
http://isa.epfl.ch/imoniteur_ISAP/!tffichcours.htm?ww_i_matiere=1771839&ww_x_anneeAcad=2013-2014&ww_i_section=249847&ww_i_niveau=6683117&ww_c_langue=fr
- Arhitectura sistemelor de calcul. Specializarea: Calculatoare, Facultatea de Automatică și Calculatoare, Universitatea Tehnică “Gheorghe Asachi” din Iași (90%)
http://www.ace.tuiasi.ro/users/103/fd_Arhitectura%20sistemelor%20de%20calcul.pdf

- Computer Systems Design and Architecture, Dept. of Electrical, Computer, and Energy Engineering, Computer Engineering specialisation, University of COLORADO. (90%)

10. Evaluare

Tip activitate	Criterii de evaluare	Metode de evaluare	Pondere din nota finală
Curs	Înțelegerea și cunoașterea principalelor aspecte teoretice și practice legate de arhitectura, proiectarea și utilizarea sistemelor cu microprocesoare. Folosirea, înțelegerea și cunoașterea arhitecturilor de sisteme bazate pe microprocesoare pentru rezolvarea problemelor complexe.	Examen evaluare scrisă sub forma de test grila (Moodle) urmat de verificare orală	50%
Seminar			
Laborator IIS	Demonstrarea capacității de analiză, sinteza, abstractizare și concretizare a cunoștințelor teoretice, în rezolvarea tuturor lucrărilor de laborator. Utilizarea kit-ului de dezvoltare DE1-SoC Kit și a mediului de proiectare Quartus Prime Lite Edition. Dezvoltarea și implementarea de aplicații complexe utilizând kit-ul de dezvoltare DE1-SoC Kit și mediul de proiectare Quartus Prime Lite Edition.	Evaluare continuă (prin metode orale și probe practice)	50%
Laborator IM			
Proiect IIS			
Proiect IM			

10.1. Standard minim de performanță evaluare la curs

- Însușirea și comunicarea într-o formă lizibilă a elementelor teoretice de bază legate de sistemele cu microprocesor, care să conducă la un răspuns corect la cel puțin 50 % dintre problemele din testul grilă.
- Cunoașterea soluțiilor alese pentru proiect și implementarea a 50 % din acestea.
- Comunicarea unor informații utilizând corect limbajul științific, de specialitate vehiculat în cadrul Arhitecturii Sistemelor de Calcul.
- Cunoașterea conceptelor de bază proprii Arhitecturii Sistemelor de Calcul și explicarea interdependențelor dintre ele.

10.2. Standard minim de performanță evaluare la activitatea aplicativă IIS

- Cunoașterea utilizării mediului de dezvoltare Quartus II, implementarea, testarea și interpretarea aplicațiilor demonstrative.
- Susținerea lucrărilor de laborator.

10.3. Standard minim de performanță evaluare la activitatea aplicativă IM

-

Data completării	Semnătura titularului de curs	Semnătura cadrului didactic coordonator
20.09.2024		

Data avizării	Semnătura responsabilului de program
24.09.2024	

Data avizării în departament	Semnătura directorului de departament
25.09.2024	

Data aprobării în consiliul facultății	Semnătura decanului
27.09.2024	