FIŞA DISCIPLINEI

1. Date despre program

Facultatea	Facultatea de Inginerie Electrică şi Ştiinţa Calculatoarelor
Departamentul	Calculatoare, Electronică şi Automatică
Domeniul de studii	Automatică, informatică aplicată şi sisteme inteligente
Ciclul de studii	Licenţă, dual
Programul de studii	Automatică şi informatică aplicată

2. Date despre disciplină

Denumirea disciplinei	**SISTEME CU MICROPROCESOARE**					
Anul de studiu	II	Semestrul	3	Tipul de evaluare	Colocviu	
Regimul disciplinei	Categoria formativă a disciplinei DF - fundamentală, DS - de specializare, DC – complementară					DF
	Categoria de opționalitate a disciplinei: DOB – obligatorie, DOP – opțională, DFA - facultativă					DOB

3. Timpul total estimat (ore alocate activităţilor didactice)

I a) Număr de ore pe săptămână	Total general	3	Curs	2	Seminar		Laborator IIS	1	Proiect IIS		Practică IIS	
							Laborator IM		Proiect IM		Practică IM	
I b) Totalul de ore pe semestru din planul de învăţământ		42	Curs	28	Seminar		Laborator	14	Proiect		Practică	

(*IIS – instituţie de învăţământ superior; IM – învăţare prin muncă*)

II Distribuţia fondului de timp pe semestru:	Ore IIS	Ore IM
II Studiul după manual, suport de curs, bibliografie şi notiţe	30	
III Examinări	3	
IV Alte activităţi (precizaţi):		

Total ore studiu individual (II +III)	Ore IIS	33	Ore IM	
Total ore pe semestru (I.b+III+IV)	Ore IIS	75	Ore IM	
Numărul de credite	Credite IIS	3	Credite IM	

4. Competenţe specifice acumulate

Competenţe transversale	CT6. Îşi asumă responsabilitatea
Competenţe profesionale	CP2. Proiecteaza componente de automatizare CP12. Modeleaza si simuleaza hardware

5. Rezultatele învăţării

Cunoştinţe	Aptitudini	Responsabilitate şi autonomie
Studentul/absolventul trebuie: - Să descrie concepte fundamentale referitoare la sisteme înglobate cu microprocesor și modul lor de aplicare în probleme concrete. - Să evalueze rolul celor 4 subsisteme constituente ale unui sistem de calcul: UCP, memoria, intrare/ieşire, magistralele de comunicaţie.	Studentul/absolventul trebuie: - Să modeleze la nivel de sistem sisteme bazate pe microprocesoare, folosind proiectarea hardware – software integrată (codesign) și inginera programării. - Să implementeze calea de date a unui microprocesor cu 5 etaje pipeline (MIPS32 ISA). - Să proiecteze un sistem cu microprocesor de tip RISC (arhitectură simplă). - Să evalueze caracteristicile funcționale şi nefuncționale ale sistemelor de calcul și să gestioneze modul de utilizare optimă a resurselor	Studentul/absolventul trebuie: - Să arate spirit de inițiativă și acțiune pentru actualizarea cunoștințelor profesionale privind diferite microarhitecturi consacrate cum ar fi MIPS32, RISC-V, ARM, x86. - Să demonstreze deschidere către aprofundarea de noi tehnologii și cunoștințe referitoare la caracteristicile principale ale sistemelor cu microprocesor.

- Să diferențieze și să evalueze diferite microarhitecturi consacrate precum MIPS32, RISC-V, ARM, x86.	hardware. - Să integreze diferite sisteme cu microprocesoare utilizând Vivado DS, Verilog HDL și kit-ul cu FPGA Nexys4 DDR.	- Să utilizeze în mod autonom documentația tehnică pentru dezvoltarea unor proiecte pe grupuri de studenți.

6. **Obiectivele disciplinei** (reieşind din grila competenţelor specifice acumulate)

Obiectivul general al disciplinei	Prezentarea principalelor aspecte teoretice şi practice legate de arhitectura, proiectarea şi utilizarea sistemelor cu microprocesoare, aprofundarea cunoștințelor referitoare la caracteristicile principale ale celor 4 subsisteme constituente (UCP, memoria, intrare/ieşire, magistralele de comunicaţie), analiza unor microarhitecturi consacrate (MIPS32, ARM, RISC-V, x86), învățarea aspectelor de bază privind modul de programare şi de proiectare a unui sistem cu microprocesor cu 5 etaje pipeline (arhitectură simplă), cunoaşterea modului de utilizare optimă a resurselor unui sistem cu microprocesor și dezvoltarea capacităţilor de evaluare a diferitelor arhitecturi moderne de sisteme bazate pe microprocesor.

7. Conținutul predării și învățării

Curs	Nr. ore	Metode de predare	Observaţii
• Introducere I ➢ Noile tendințe în SOC ➢ Cele 8 idei mari din arhitectura calculatoarelor ➢ Suportul software al programelor ➢ Suportul hardware al programelor ➢ Tehnologiile pentru construirea procesorului și a memoriei	3h	Expunerea, prelegerea-dezbatere, demonstraţia	
• Introducere II ➢ Despre performanțe ➢ Arhitecturi RISC(MIPS, ARM, RISC-V) și CISC ➢ Impactul consumului de putere ➢ Marea schimbare (The Sea Change): comutarea de la uniprocesor la multiprocesor ➢ Lumea reală: testele de performanță pentru Core i7	3h	Expunerea, prelegerea-dezbatere, demonstraţia	
• Instrucțiunile: limbajul calculatorului I ➢ Operațiile executate de hardware-ul calculatoarelor ➢ Operanzii suportați de hardware-ul calculatoarelor ➢ Numere cu semn și fără semn ➢ Reprezentarea instrucțiunilor în calculatoare ➢ Operații logice ➢ Instrucțiuni pentru luarea deciziilor ➢ Suportul hardware în calculatoare pentru proceduri ➢ Comunicarea cu oamenii ➢ Arhitectura setului de instrucțiuni RISC-V	3h	Expunerea, prelegerea-dezbatere, demonstraţia	
• Instrucțiunile: limbajul calculatorului II ➢ Adresarea în MIPS pentru valori imediate și adrese pe 32 de biți ➢ Paralelismul și instrucțiunile: sincronizarea ➢ Translatarea și pornirea unui program ➢ Un exemplu de sortare în C care pune totul împreună ➢ Arii vs. pointeri ➢ Instrucțiuni RISC-V, ARMv7 ➢ Arhitecturi CISC, instrucțiuni x86 ➢ Instrucțiuni ARMv8 – 64 de biți	3h	Expunerea, prelegerea-dezbatere, demonstraţia	
• Procesorul – MIPS-I ➢ Introducere ➢ Convenții privind proiectarea logică ➢ Construirea căii de date ➢ O schemă simplă de implementare	4h	Expunerea, prelegerea-dezbatere, demonstraţia	
• Procesorul – MIPS-II ➢ O introducere în pipeline ➢ Controlul și calea de date în pipeline	3h	Expunerea, prelegerea-dezbatere, demonstraţia	

➢ Hazardul de dare: avansare versus blocare ➢ Controlul hazardului			
• Procesorul – MIPS-III ➢ Excepții ➢ Paralelism via instrucțiuni ➢ ARM Cortex A8 şi Intel i7 ➢ Concluziile greșite și capcanele ➢ Concluzii finale	3h	Expunerea, prelegerea-dezbatere, demonstraţia	
• Proiectarea ierarhiei de memorie I ➢ 10 optimizări avansate ale performanțelor memorie cache ➢ Tehnologii ale memoriilor și optimizări ➢ Protecția: Memoria virtuală și mașini virtuale	3h	Expunerea, prelegerea-dezbatere, demonstraţia	
• Proiectarea ierarhiei de memorie II ➢ Probleme transversale: proiectarea ierarhiei de memorie ➢ Exemple: ierarhia de memorie pentru Cortex-A8 (ARM) și Intel Core I7 bazat pe arhitectura CISC.	3h	Expunerea, prelegerea-dezbatere, demonstraţia	

Bibliografie minimală recomandată

[1] David A. Patterson, John L. Hennessey, Computer Organization and Design, The Hardware/Software Interface, 5th Edition, Release Date: 10 Oct 2013, Imprint: Morgan Kaufmann, Print Book ISBN : 9780124077263 , eBook ISBN : 9780124078864, Pages: 800.

[2] W. Stallings, "Computer Organization and Architecture," 10th Edition, 2015. ISBN: 978-0134101613

[3] David A. Patterson, John L. Hennessey, Computer Organization and Design, The Hardware/Software Interface, 3th Edition, Release 2005, Imprint: Morgan Kaufmann, ISBN: 1-55860-604-1.

[4] David A. Patterson, John L. Hennessey, Organizarea şi proiectarea calculatoarelor, Interfaţă HARDWARE/ SOFTWARE ALL, ISBN: 973-684-444-7

[5] John L. Hennessey , David A. Patterson, Computer Architecture - A Quantitative Approach, 5th Edition, Release Date: 25 Oct 2011 Imprint: Morgan Kaufmann, Print Book ISBN : 9780123838728 , eBook ISBN : 9780123838735 , Pages: 856.

[6] William Stallings, COMPUTER ORGANIZATION AND ARCHITECTURE DESIGNING FOR PERFORMANCE NINTH EDITION, Pearson 2013, ISBN 13: 978-0-13-293633-0.

[7] Tom Shanley, Bob Colwell, The Unabridged Pentium 4 IA32 Processor Genealogy Publisher: Addison Wesley, Pub Date: July 26, 2004, ISBN: 0-321-24656-X, Pages: 1744.

[8] Jean-Loup Baer - University of Washington, Seattle, Microprocessor Architecture FROM SIMPLE PIPELINES TO CHIP MULTIPROCESSORS, CAMBRIDGE UNIVERSITY PRESS-2010, ISBN-13 978-0-521-76992-1.

Aplicaţii (laborator)	Nr. ore	Metode de predare	Observaţii
• Noțiuni de bază despre Verilog HDL, Vivado IP Integrator și Software Development Kit. Utilizarea mediului de proiectare Vivado. Fluxul tipic de proiectare cu FPGA Nexys4 DDR	2h	Lucrări practice, experimentul	
• Analizorul logic Vivado – Depanarea hardware utilizând nucleele ILA (Integrated Logic Analyzer). Semnalul de ceas și multiplexoare utilizate în pipeline. Utilizarea Xilinx Intellectual Property (IP).	2h	Lucrări practice, experimentul	
• Circuitul de ceas, numărătorul program (PC) și memoria program.	2h	Lucrări practice, experimentul	
• Fișierul de regiștri, unitatea de testare a condiției și extinderea semnului.	2h	Lucrări practice, experimentul	
• Unitatea aritmetică și logică - ALU. Implementarea regiștrilor pipeline.	2h	Lucrări practice, experimentul	
• Unitatea de control și calea de date pentru procesorul MIPS32.	2h	Lucrări practice, experimentul	
• Unitatea de detecție a hazardului și unitatea de avansare din pipeline. Testarea proiectului System on Chip ce include procesorul MIPS32. Aplicaţii.	2h	Lucrări practice, experimentul	

Bibliografie minimală recomandată

[1] Vincent P. Heuring, University of Colorado, Boulder, Harry F. Jordan, University of Colorado, Boulder, Computer Systems Design and Architecture, 2/E, ISBN-10: 0130484407, ISBN-13: 9780130484406, Publisher: Prentice Hall, Copyright: 2004.

[2] David A. Patterson, John L. Hennessey, Computer Organization and Design, The Hardware/Software Interface, 5th Edition, Release Date: 10 Oct 2013, Imprint: Morgan Kaufmann, Print Book ISBN : 9780124077263 , eBook ISBN : 9780124078864, Pages: 800.
[3] David A. Patterson, John L. Hennesey ORGANIZAREA ŞI PROIECTAREA CALCULATOARELOR – INTERFAŢA HARDWARE / SOFTWARE. Editura ALL 2002. ISBN 973-684-444-7.
[4] Tom Shanley, Bob Colwell, The Unabridged Pentium 4 IA32 Processor Genealogy Publisher: Addison Wesley Pub Date: July 26, 2004 ISBN: 0-321-24656-X
[5] Jon Stokes, Inside the Machine, NO STARCH PRESS, 2007, ISBN 978-1-59327-104-6.
[6] David Harris, Sarah Harris - Digital Design and Computer Architecture – Second Edition Editura: Elsevier Science & Technology An aparitie:2013 ISBN: 978-0-12-394424-5.

8. Evaluare

Tip activitate	Criterii de evaluare	Metode de evaluare	Pondere din nota finală
Evaluare finală	• Participarea activă în timpul cursurilor și comunicarea corectă a noțiunilor teoretice expuse la curs. • Însuşirea elementelor teoretice legate de structura si organizarea calculatoarelor pentru diferite microarhitecturi consacrate precum MIPS32, RISC-V, ARM, x86.	Evaluare continuă și probă finală mixtă (de tip grilă (Moodle) și probă scrisă) din noțiunile și problemele prezentate/furnizate la curs.	50%
Evaluare pe parcurs	• Implementarea lucrărilor practice de laborator ce include proiectarea căii de date a unui microprocesor cu 5 etaje pipeline (MIPS32/RISC-V ISA) și utilizarea în mod autonom a documentației tehnice; • Susţinerea cu rezultate bune a evaluării practice.	Evaluare continuă (prin metode orale şi probe practice)	50%

Fișa disciplinei include, dacă este cazul, elemente adaptate persoanelor cu dizabilități, în funcție de tipul și gradul acestora.

Data completării	Grad didactic, nume, prenume, semnătura titularului de curs	Grad didactic, nume, prenume, semnătura titularului de aplicație
23.09.2026	Conf. dr. ing. Ionel ZAGAN	Drd. ing. Bianca BATINAȘ

Data avizării	Grad didactic, nume, prenume, semnătura responsabilului de program
23.09.2026	Ș.l. dr. ing. Corneliu BUZDUGA

Data avizării în departament	Grad didactic, nume, prenume, semnătura directorului de departament
24.09.2026	Conf. dr. ing. Eugen COCA

Data aprobării în consiliul facultății	Grad didactic, nume, prenume, semnătura decanului
25.09.2026	Prof. dr. ing. Laurentiu- Dan MILICI